

**INSTITUTO POTOSINO DE INVESTIGACIÓN
CIENTÍFICA Y TECNOLÓGICA, A.C.**

POSGRADO EN CONTROL Y SISTEMAS DINÁMICOS

**Convertidor CD/CA sin aislamiento con conexión a la
red eléctrica para aplicaciones en paneles solares**

Tesis que presenta

Ing. Marco Luis Rosas Compeán

Para obtener el grado de

Maestro en Control y Sistemas Dinámicos

Directores de la Tesis:

Dra. Ilse Cervantes Camacho

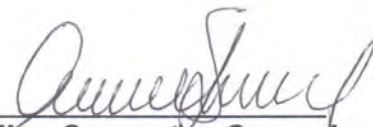
Dr. Nimrod Vázquez Nava

San Luis Potosí, S.L.P., Septiembre 2014

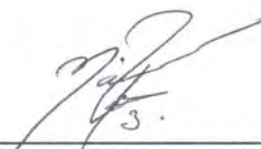


Constancia de aprobación de la tesis

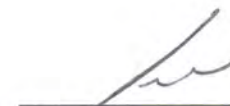
La tesis **“Convertidor CD/CA sin aislamiento con conexión a la red eléctrica para aplicaciones en paneles solares”** presentada para obtener el Grado de Maestro en Control y Sistemas Dinámicos fue elaborada por **Marco Luis Rosas Campeán** y aprobada el **veintinueve de septiembre del dos mil catorce** por los suscritos, designados por el Colegio de Profesores de la División de Matemáticas Aplicadas del Instituto Potosino de Investigación Científica y Tecnológica, A.C.




Dra. Ilse Cervantes Camacho
Codirector de la tesis



Dr. Nimrod Vázquez Nava
Codirector de la tesis



Dr. Jesús Leyva Ramos
Jurado en el Examen



Dr. Ciro Alberto Núñez Gutiérrez
Jurado en el Examen



Créditos Institucionales

Esta tesis fue elaborada en dos laboratorios: el Laboratorio de Sistemas Híbridos y el Laboratorio de Electrónica de Potencia y Sistemas de Control, ambos pertenecientes a la División de Matemáticas Aplicadas del Instituto Potosino de Investigación Científica y Tecnológica, A.C., bajo la dirección de la Dra. Ilse Cervantes Camacho y del Dr. Jesús Leyva Ramos respectivamente y con el apoyo de los técnicos M. en C. Irwin Allen Díaz Díaz y del M. en C. Luis Humberto Díaz Saldierna.

Adicionalmente algunas de las pruebas experimentales fueron realizadas en el Laboratorio de Calidad de la Energía del Instituto Tecnológico de Celaya, bajo la dirección del Dr. Nimrod Vázquez Nava.

Durante la realización del trabajo el autor recibió una beca académica del Consejo Nacional de Ciencia y Tecnología CONACYT-279103 y del Instituto Potosino de Investigación Científica y Tecnológica, A. C.



Instituto Potosino de Investigación Científica y Tecnológica, A.C.

Acta de Examen de Grado

El Secretario Académico del Instituto Potosino de Investigación Científica y Tecnológica, A.C., certifica que en el Acta 010 del Libro Primero de Actas de Exámenes de Grado del Programa de Maestría en Control y Sistemas Dinámicos está asentado lo siguiente:

En la ciudad de San Luis Potosí a los 29 días del mes de septiembre del año 2014, se reunió a las 12:00 horas en las instalaciones del Instituto Potosino de Investigación Científica y Tecnológica, A.C., el Jurado integrado por:

Dr. Jesús Leyva Ramos	Presidente	IPICYT
Dr. Nimrod Vázquez Nava	Secretario	ITCELAYA
Dr. Ciro Alberto Núñez Gutiérrez	Sinodal externo	UASLP
Dra. Ilse Cervantes Camacho	Sinodal	IPICYT

a fin de efectuar el examen, que para obtener el Grado de:

MAESTRO EN CONTROL Y SISTEMAS DINÁMICOS

sustentó el C.

Marco Luis Rosas Compeán

sobre la Tesis intitulada:

Convertidor CD/CA sin aislamiento con conexión a la red eléctrica para aplicaciones en paneles solares

que se desarrolló bajo la dirección de

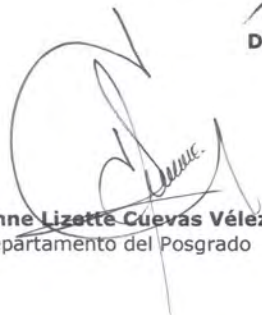
Dra. Ilse Cervantes Camacho
Dr. Nimrod Vázquez Nava (ITCELAYA)

El Jurado, después de deliberar, determinó

APROBARLO

Dándose por terminado el acto a las 13:30 horas, procediendo a la firma del Acta los integrantes del Jurado. Dando fe el Secretario Académico del Instituto.

A petición del interesado y para los fines que al mismo convengan, se extiende el presente documento en la ciudad de San Luis Potosí, S.L.P., México, a los 29 días del mes de septiembre de 2014.



Mtra. Ivonne Lizette Cuevas Vélez
Jefa del Departamento del Posgrado



Dr. Marcial Bonilla Marín
Secretario Académico



Dedico

A Dios, que a estado conmigo durante mi camino.

Mi abuelita, Ambrosia quien me guió para ser una
persona de bien.

Mis padres, Moises y Carolina que siempre me han
apoyado en mis decisiones.

Sarai y Carla por alentarme en mi camino.

Mi tesis.

Agradecimientos

A mi querida familia.

CONACyT, por su importante apoyo económico y así darme la oportunidad de pertenecer al Instituto Potosino de Investigación Científica y Tecnológica.

Division de Matemáticas Aplicadas del IPICyT y sus profesores, por permitirme realizar mis estudios y por brindarme en las clases los conocimientos necesarios.

Mis asesores, Dr. Nimrod y Dra. Ilse por sus importantes sugerencias y contribuciones.

Dra. Ilse, a Irwin y el Laboratorio de Sistemas Híbridos por su apoyo durante la realización de pruebas.

Laboratorio de Calidad de la Energía del I.T. de Celaya, por permitirme hacer uso de sus instalaciones.

Mis compañeros, por sus consejos.

Gracias.

Resumen

Para aprovechar la energía solar como energía eléctrica es necesario del uso de paneles solares fotovoltaicos (PV), los cuales aprovechan la radiación proveniente de la actividad solar y convierten la energía solar en energía eléctrica en corriente directa (CD). Para poder utilizar esta tecnología como generadora de electricidad y poder suministrarla en casas, edificios, pozos e iluminación en lugares lejanos entre otros es necesario convertirla de corriente directa a corriente alterna (CA). Para esto se hace uso de convertidores CD/CA (también conocidos como inversores). Muchas de las aplicaciones de estos inversores es cuando son usados para proveer de energía a casas o edificios, en estos casos existen dos modalidades, cuando están aislados de la red eléctrica o cuando están conectados a ella. En los casos cuando están conectados a la red eléctrica la mayoría de las topologías existentes presentan una conexión en su salida en modo diferencial, este tipo de conexión ocasiona que circule corriente a través de capacitancias parásitas generadas en las terminales del panel solar. Esta corriente no es deseada en los sistemas generadores de energía por medio de paneles solares ya que no solo reduce la eficiencia y la calidad del inversor, sino también afecta la vida útil del panel solar y en casos de empresas puede ocasionar sanciones monetarias con el proveedor de energía al contaminar la red eléctrica. Este trabajo se centra en el desarrollo de una nueva topología de inversor para su uso en aplicaciones con paneles solares, en el que la salida del inversor este referida a la misma tierra de la fuente de alimentación, en este caso el PV, eliminando la salida en modo diferencial y de esta manera reduciendo notablemente las corrientes parásitas.

Palabras clave: Inversores, sistemas fotovoltaicos, corriente parásita, modo común, control mediante modos deslizantes.

Abstract

To use the solar energy as electricity is required the use of a photovoltaic panel (PV), which take the benefit of the radiation from solar activity and convert solar energy to electrical energy in the direct current form (DC). To use this technology as a generator of electricity and be able to supply energy into houses, buildings, wells and lighting in remote locations and so on, is necessary to convert this direct current into alternate current (AC). For this point use of DC/AC (also known as inverters) is necessary. Many of the applications of these inverters is when they are used to provide energy to house or buildings, in such cases there are two ways, when they are isolated from the electrical network or when they are connected to it. In cases when they are connected to the electrical network most existing topologies have in its output a differential mode connection, such connection causes that current flow through the parasitic capacitances generated in PV terminals to the neutral point. This current is not desired in PV generating systems since not only reduces the efficiency and quality of the inverter, also affects the service life of the PV, in business might cause monetary sanctions with the provider of the electrical network. This work focuses on the development of a new inverter topology for use in applications with PV, in which its output is referred to the same point of negative power supply, in this case the PV, eliminating the differential mode output and thus significantly reducing the leakage currents.

Key words: Inverters, photovoltaic systems, leakage current, common-mode, sliding mode control.

Hipótesis.

Es posible disminuir en mayor medida las corrientes parásitas que circulan en la tierra física de un inversor fotovoltaico sin aislamiento y con ello reducir los problemas que esta corriente ocasiona, si el inversor presenta su salida en modo común y no en modo diferencial como en la mayoría de los casos; es decir que exista una conexión directa entre la terminal negativa del panel solar y el neutro de la red eléctrica sin interruptores de por medio. Logrando esto en una topología de inversor se garantiza que al menos en la terminal negativa del panel solar no se generará ninguna corriente parásita y se reducirá la corriente parásita total que circule hacia la tierra física de la instalación.

Objetivos

Objetivo general

Proponer e implementar un inversor de voltaje que sea capaz de suministrar la energía disponible de un sistema fotovoltaico, pero que además reduzca el problema de corrientes parásitas en modo común.

Objetivos específicos:

- Proponer una nueva topología de inversor de voltaje para su uso aplicaciones fotovoltaicas.
- Construir y probar un prototipo experimental de baja potencia.

Contenido

Portada	i
Constancia de aprobación de la tesis	iii
Créditos institucionales	v
Acta de examen	vii
Dedicatorias	ix
Agradecimientos	xi
Resumen	xii
Abstract	xiii
Hipótesis	xiv
Objetivo	xiv

Capítulo 1

Estado del arte	6	
1.1	Contribución de la tesis	7
1.2	Energías renovables	7
1.3	Energía solar	8
1.3.1	Paneles solares fotovoltaicos	8
1.3.2	Clasificación de paneles solares fotovoltaicos	10
1.4	Inversores	12
1.4.1	Clasificación de inversores	13
1.4.2	Métodos de modulación	16
1.4.2.1	Modulación por ancho de pulsos PWM	16
1.4.2.2	Modulación por espacios vectoriales SVM	21
1.4.2.3	Modos deslizantes	22
1.4.3	Inversores en sistemas fotovoltaicos	24
1.4.3.1	Inversor fotovoltaico conectado a la red eléctrica	25

Capítulo 2

Topología Propuesta	35	
2.1	Inversor propuesto	36
2.2	Modelado de la topología propuesta	39

2.3	Control de la topología por modos deslizantes	43
2.3.1	Propuesta de la superficie deslizante	43
2.3.2	Limitador de frecuencia	47
2.4	Calculo de valores de los elementos del inversor	47

Capítulo 3

Simulación y comparación con otros esquemas 53

3.1	Características de las simulaciones	54
3.2	Simulación del inversor propuesto	54
3.2.1	Calidad del inversor propuesto	57
3.2.2	Corriente de fuga en el inversor propuesto	59
3.3	Comparación de la topología propuesta con otras topologías	60

Capítulo 4

Resultados experimentales 62

4.1	Prototipo desarrollado	63
4.2	Resultados	65

Capítulo 5

Conclusiones 68

Referencias 71

Lista de figuras

Capítulo 1

Fig. 1.1	Efecto fotovoltaico.	9
Fig. 1.2	Panel fotovoltaico monocristalino.	10
Fig. 1.3	Panel fotovoltaico policristalino.	11
Fig. 1.4	Panel fotovoltaico de silicio amorfo.	11
Fig. 1.5	Inversor alimentado en voltaje VSI.	14
Fig. 1.6	Tiempos muerto para las señales de los interruptores S1 con S3 y S2 con S4 en los VSL.	14
Fig. 1.7	Inversor alimentado en corriente CSI.	15
Fig. 1.8	Tiempo de traslape para las señales de los interruptores S1 con S2 y S3 con S4 en los CSI.	15
Fig. 1.9	Comparación entre una señal moduladora (sinusoidal) y una señal portadora (triangular).	16
Fig. 1.10	Inversor de puente H.	17
Fig. 1.11	PWM bipolar. a) Comparación entre la señal moduladora y la señal portadora. b) Pulsos para S1 y S4. c) Pulsos para S2 y S3.	17
Fig. 1.12	Resultado modulación bipolar (dos niveles de voltaje).	18
Fig. 1.13	Señal triangular y dos señales moduladoras en el caso de modulación unipolar.	18
Fig. 1.14	PWM unipolar. a) Comparación de las señales moduladoras y la señal portadora. b) Pulsos para S1 y S4. c) Pulsos para S2 y S3.	19
Fig. 1.15	Resultado modulación unipolar (tres niveles de voltaje).	19
Fig. 1.16	Contenido armónico. a) PWM bipolar. b) PWM unipolar.	20
Fig. 1.17	Sobremodulación. a) Comparación señal moduladora y señal portadora. b) Pulsos.	21
Fig. 1.18	Diagrama vectorial de Tensión de un inversor.	22
Fig. 1.19	Representación de trayectorias necesarias para la existencia de modos deslizantes.	23
Fig. 1.20	Representación de Castaño	24
Fig. 1.21	Esquema de inversor fotovoltaico conectado a la red.	25
Fig. 1.22	Topología Puente H (HB).	27
Fig. 1.23	Pulsos para los MOSFET y la salida con tres niveles de voltaje.	28
Fig. 1.24	Topología HB híbrido.	29
Fig. 1.25	Corrientes de fuga a través de las capacitancias parásitas	29

	en el HB unipolar.	
Fig. 1.26	Corrientes de fuga a través de las capacitancias parásitas en el HB híbrido.	30
Fig. 1.27	Topología H5.	31
Fig. 1.28	Corrientes de fuga a través de las capacitancias parásitas en la topología H5.	31
Fig. 1.29	Topología HERIC.	32
Fig. 1.30	Corrientes de fuga a través de las capacitancias parásitas en la topología HERIC.	33
Fig. 1.31	Topología H6.	34
Fig. 1.32	Corrientes de fuga a través de las capacitancias parásitas en la topología H6.	34

Capítulo 2

Fig. 2.1	Topología propuesta.	36
Fig. 2.2	Topología y filtro propuesto.	37
Fig. 2.3	Corrientes durante el primer estado activo.	38
Fig. 2.4	Corrientes durante el segundo estado activo.	38
Fig. 2.5	Carga y descarga de capacitores e inductores	39
Fig. 2.6	Subcircuito con S1 encendido y S2 apagado.	40
Fig. 2.7	Subcircuito con S1 apagado y S2 encendido.	41
Fig. 2.8	Diagrama de control e inversor	44
Fig. 2.9	Filtro de salida.	48
Fig. 2.10	Corriente de entrada y de salida del filtro.	48
Fig. 2.11	Circuito aplicando teorema de Superposición.	49

Capítulo 3

Fig. 3.1	Diagrama del inversor.	55
Fig. 3.2	Corriente y voltaje en la carga resistiva.	56
Fig. 3.3	Corriente de salida y voltaje de línea.	57
Fig. 3.4	Salida de la topología propuesta.	58
Fig. 3.5	Corrientes a través de las capacitancias parásitas.	60
Fig. 3.6	Comparación de las corrientes de fuga de las topologías existentes.	60

Capítulo 4

Fig. 4.1	Circuito del prototipo implementado.	63
Fig. 4.2	Diseño de PCB del inversor propuesto.	64
Fig. 4.3	Tiempo muerto entre los interruptores	66
Fig. 4.4	Corriente de salida y voltaje de línea	67
Fig. 4.5	Corriente de salida y corriente de fuga	67

Capítulo 1

Estado del arte.

Este capítulo comienza con una introducción de algunas de las energías renovables, posteriormente se centra en la energía solar y se explica por que es una buena alternativa para al procesamiento de energía eléctrica mediante el uso de PV.

Más adelante, se describen algunas de las topologías de inversores fotovoltaicos usadas en la conversión de CD/CA y algunos métodos para controlar su salida. Se explica por que una topología sin aislamiento galvánico es la mejor opción para un sistema de conversión de energía mediante PV conectado a la red eléctrica, también se detalla cómo es que se genera la corriente parásita en esta clase de inversores y se ejemplifica la corriente parásita generada en algunos de estos inversores obtenida de manera simulada.

1.1 Contribución de la tesis.

El problema de las corrientes parásitas generadas en las conexiones entre sistemas procesadores de energía mediante paneles fotovoltaicos y la red eléctrica a sido un problema importante desde que se comenzó a implementar esta forma de conversión de energía debido a todas las desventajas que se presentan al circular estas corrientes. El presente trabajo tendrá una importante contribución en cuanto a la reducción de las corrientes parásitas, ya que, en esta tesis se demuestra que utilizando una conexión en modo común en la salida de los inversores y no en modo diferencial como las topologías existentes se disminuye casi por completo la corriente que circula a través de las capacitancias parásitas de los paneles fotovoltaicos. Reduciendo las corrientes parásitas en los inversores los sistemas fotovoltaicos tendrán una mayor eficiencia en la conversión de energía, se reduce la interferencia electromagnética y aumenta la durabilidad del panel solar el cual representa la mayor inversión de este tipo de sistemas.

1.2 Energías renovables.

Hoy en día el uso de la energía eléctrica es necesario para prácticamente todo lo que nos rodea cotidianamente y es una de las principales variables para medir el desarrollo de un país; sin embargo las fuentes de las cuales se genera dicha energía son finitas y en algunos años podrían agotarse. Por está razón surge la necesidad de convertir energía eléctrica a partir de otras fuentes, que sean inagotables o que tengan la capacidad de regenerarse de manera natural. A este tipo de energía procesada a partir de fuentes inagotables se le conoce como energía renovable.

La actividad solar tiene un efecto directo sobre las condiciones climatológicas, motivo por el cual las energías renovables más utilizadas dependen directa o indirectamente de esta actividad, por ejemplo:

- Energía solar (fotovoltaica o térmica)
- Eólica
- Hidráulica
- Biomasa

Estas fuentes naturales de energía ofrecen la ventaja de ser inagotables, producen menores contaminantes al ambiente y por lo tanto un menor daño o incluso un daño nulo en comparación con las energías no renovables procesadas

a través de los hidrocarburos y el carbón, los cuales generan grandes cantidades de contaminantes anualmente.

1.3 Energía solar.

La energía solar es una de las principales energías renovables que existen, obtenida a partir del aprovechamiento de la radiación electromagnética y la captación de luz y calor procedente del sol [1-2]. Debido a la cantidad de energía que almacena el sol, la cual se puede considerar infinita, es actualmente una buena alternativa para el procesamiento de energía eléctrica.

La energía solar dependiendo del método como se obtenga se clasifica en [3] :

- Energía solar térmica: Consiste en calentar un fluido, algunos de sus usos son para calentar edificios, agua y mover turbinas para generar electricidad.
- Energía solar fotovoltaica: Consiste en la obtención de electricidad directamente a partir de los rayos del sol, mediante PV, los cuales están formados a partir de semiconductores llamados células fotovoltaicas, o una deposición de metales sobre un sustrato llamada célula solar de película fina.

La capacidad de energía fotovoltaica ha crecido en los últimos años, en 2010 apenas había instalado una capacidad de 40 Gigawatts, en 2011 aumento a 71 y en 2012 alcanzo la cifra de 100 Gigawatts de energía instalados. En donde sobresalen los países de Alemania, Italia, Estados Unidos y China con 32%, 16%, 7.2% y 7% del total respectivamente [4].

1.3.1 Paneles solares fotovoltaicos.

Los PV están formados por un conjunto de componentes llamados células fotovoltaicas o celdas solares fotovoltaicas que se encargan de producir electricidad a partir de la luz que incide sobre ellas. Son conectadas en serie o en paralelo para alcanzar niveles de voltaje o corriente deseados por el usuario [1,3].

La conversión a energía eléctrica a partir de energía solar fotovoltaica consiste de dos pasos esenciales. Primero la absorción de la luz genera un par electrón-hueco que, finalmente por la estructura del dispositivo es separado, el electrón es atraído hacia la terminal negativa mientras que el hueco hacia la terminal positiva, produciendo una diferencia de potencial. Dicho fenómeno físico se conoce como efecto fotovoltaico (Fig. 1.1) [1,3].

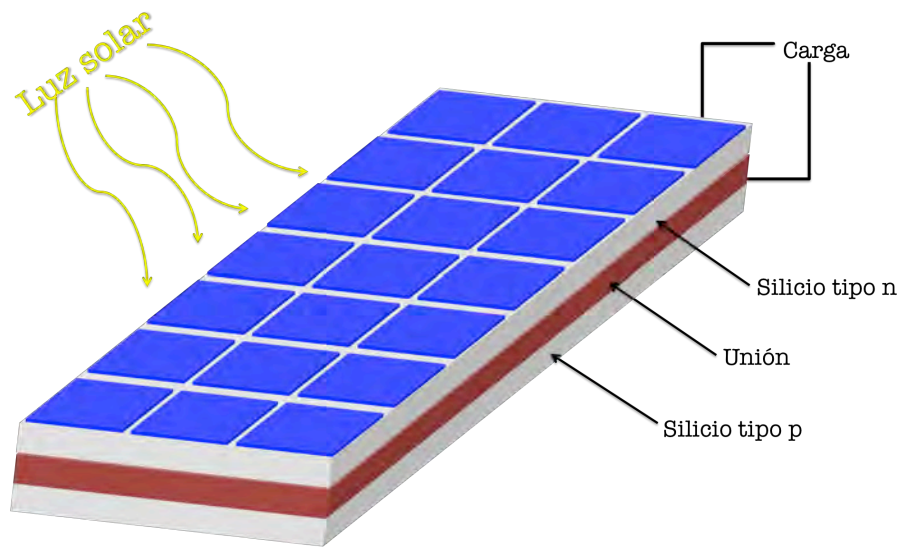


Fig. 1.1 Efecto fotovoltaico.

La energía que entrega una celda solar está determinada por diferentes factores, algunos que dependen de ésta como los materiales de fabricación, lo desgastada que se encuentre. Otros factores que determinan la cantidad de energía de una celda solar son la intensidad de la radiación producida por el sol o las condiciones del clima al momento.

Cada panel solar tiene una curva característica de voltaje-corriente que describe su comportamiento. La potencia de un panel fotovoltaico está dada por el producto del voltaje y su corriente. El punto de máxima potencia (MPP, por sus siglas en inglés) que puede otorgar un panel solar es el producto del voltaje y la corriente en sus puntos máximos, sin embargo como se mencionó anteriormente para que pueda alcanzar estos niveles de voltaje depende de distintos factores.

Existen algunos algoritmos para el seguimiento del punto de máxima potencia (MPPT, por sus siglas en inglés) entregada por una celda [5-6], como:

- Algoritmo Perturbar y Observar (P&O)
- Control de correlación de onda (RCC)

Estos algoritmos son utilizados para tratar de alcanzar los puntos de máxima energía entregada por una celda solar.

En la actualidad un panel solar no puede convertir más del 25% de la energía solar en electricidad. Para que puedan ser utilizados en su máxima potencia, además de los MPPT se pueden usar mecanismos de seguimiento para mantener

la celda solar enfocada directamente frente al sol la mayor cantidad de tiempo y de esta manera tener una eficiencia durante el día.

1.3.2 Clasificación de paneles solares fotovoltaicos.

Los PV están fabricados de capas de materiales semiconductores como el silicio, seleniuro de cobre e indio, telurio de cadmio, arseniuro de galio, entre otros, el material más usado comúnmente es el silicio debido a que es la base de todos los semiconductores, además, de que es el segundo material más abundante en la tierra, únicamente superado por el oxígeno.

Los tipos de PV más comunes que se pueden encontrar son:

- Monocristalinos. Los PV de silicio monocristalino el cual es ilustrado en la Fig. 1.2 son formadas por un sólo cristal de silicio. Estos son los más utilizados en el mercado debido a que su duración y su eficiencia son las más altas, se han podido alcanzar eficiencias de hasta un 25%; sin embargo el precio es más elevado comparado con otros PV. Una razón del elevado precio es que durante su fabricación en la solidificación del silicio se necesita de un control exhaustivo de la temperatura lo cual implica mayor gasto de energía.



Fig. 1.2 Panel Fotovoltaico monocristalino.

- Policristalinos. Se les conoce como policristalinos (Fig. 1.3) ya que en su fabricación la solidificación no se realiza de un sólo cristal sino de varios de estos y en ocasiones suelen ser de distintos tonos. Su eficiencia es menor que en el caso de los monocristalinos, llegando al 14% en el mejor de los casos. Una ventaja que tienen sobre los monocristalinos es que en la solidificación del

silicio no se necesita un control demasiado complicado de la temperatura, lo que hace que su precio sea menor.



Fig. 1.3 Panel Fotovoltaico Policristalino.

- Amorfos. Una de las principales características de este tipo de paneles fotovoltaicos (Fig. 1.4) es que pueden llegar a ser hasta 50 veces más delgados que las de silicio monocristalino, por tal motivo el costo de fabricación es reducido debido a que la cantidad de material que se utiliza es mucho menor. Sin embargo, su tiempo de durabilidad es reducido al exponerse a la luz solar. Están hechos de un silicio que no se ha cristalizado, mediante una tecnología que consiste en una película delgada de cristal de silicio puro sobre un sustrato de vidrio y sus propiedades son muy diferentes al silicio cristalino. Su eficiencia va desde un 6% con un máximo de 13%. Un dato adicional de estas celdas es que su fabricación puede ser de distintos colores.



Fig. 1.4 Panel Fotovoltaico de Silicio Amorfo.

Para el uso de PV como sistemas de generación de energía eléctrica bien sea híbrida, aislada o de cogeneración es necesaria la etapa de inversión en la que se convierta la energía en corriente directa CD otorgada por el panel solar a una señal de corriente alterna CA. Una forma de realizar esto es por medio de inversores.

1.4 Inversores.

La función de un inversor es producir una forma de onda de CA de magnitud y frecuencia controlada, a partir de una fuente de alimentación en CD, fija o variable como puede ser una batería, celda fotovoltaica, celda de combustible u otra fuente que proporcione energía en CD [5-7]. En forma ideal los inversores deberían entregar una forma de onda sinusoidal en la salida, pero en la realidad su salida no es completamente sinusoidal, además de que contienen ciertos armónicos. Con las ventajas de los interruptores de alta velocidad, las diferentes técnicas de conmutación y el uso de filtros el contenido armónico en la salida puede ser minimizado o reducido elevando la calidad de la energía de salida.

Existen distintas topologías de inversores las cuales dependen en gran parte de los interruptores (Transistor de unión bipolar [BJT por sus siglas en inglés], transistor de efecto de campo metal-óxido-semiconductor [MOSFET], Transistor bipolar de puerta aislada [IGBTs], Tiristor controlado por MOSFET [MCT], Transistor de inducción estática [SITs] y Tiristor desactivado por compuerta [GTOs]) que se eligen dependiendo de la aplicación, y en los cuales la técnica de modulación es aplicada para ayudar a reducir el contenido armónico y obtener una salida más cercana a una onda sinusoidal [7].

El uso de inversores es muy común en la actualidad, algunas de las aplicaciones de los inversores son: propulsores de motores de CA de velocidad variable, calefacción por inducción, fuentes de respaldo, fuentes de alimentación ininterrumpida, convertir energía para su consumo, entre otras.

La calidad de un inversor se suele evaluar en términos de los siguientes parámetros :

- Los armónicos son frecuencias múltiplos de la frecuencia fundamental de trabajo y cuya amplitud va decreciendo conforme aumenta el múltiplo. Se define factor armónico de la n-ésima armonía (HF_n) en donde su expresión matemática es:

$$HF_n = \frac{V_{o_n}}{V_{o_1}}, \text{ para } n > 1 \quad (1.1)$$

Donde:

V_{o_1} es el valor rms de la componente fundamental.

V_{o_n} es el valor rms de la n-esima componente armónica.

- Distorsión armónica total (*THD*). Es una medida de la coincidencia de formas entre una onda y su componente fundamental, su expresión matemática es:

$$THD = \frac{1}{V_{o_1}} \left(\sum_n^{\infty} V_{o_n}^2 \right), \text{ para } n > 1 \quad (1.2)$$

- Factor de Distorsión (*FD*). Indica la cantidad de distorsión armónica que queda en determinada forma de onda después de someter a las armónicas de esa onda a una atenuación de segundo orden, es decir, dividir las entre n^2 . Así el factor de distorsión es una medida de la eficacia de reducción de armónicas no deseadas, sin tener que especificar los valores de un filtro de carga de segundo orden, su expresión matemática es:

$$FD = \frac{1}{V_{o_1}} \left[\sum_n^{\infty} \left(\frac{V_{o_n}}{n^2} \right)^2 \right]^{1/2}, \text{ para } n > 1 \quad (1.3)$$

- Armónico de orden más bajo (*LOH*). Es aquel componente armónico cuya frecuencia se acerca más a la fundamental y su amplitud es mayor o igual al 3% de la componente fundamental.
- Factor de potencia. Está definido como el cociente de la potencia promedio y la potencia aparente.

1.4.1 Clasificación de inversores.

Dentro de los inversores se pueden distinguir dos tipos de grupos de topologías:

- Inversores alimentados en voltaje VSI (Fig. 1.5). Será un inversor alimentado en voltaje si el voltaje en la entrada permanece constante (normalmente mediante capacitores). Con el fin de producir una forma de onda de corriente suave, la carga debe ser inductiva, ya que una carga capacitiva generará

grandes picos de corriente, si este fuese el caso debe usarse un filtro inductivo entre la salida de CA y la carga [4].

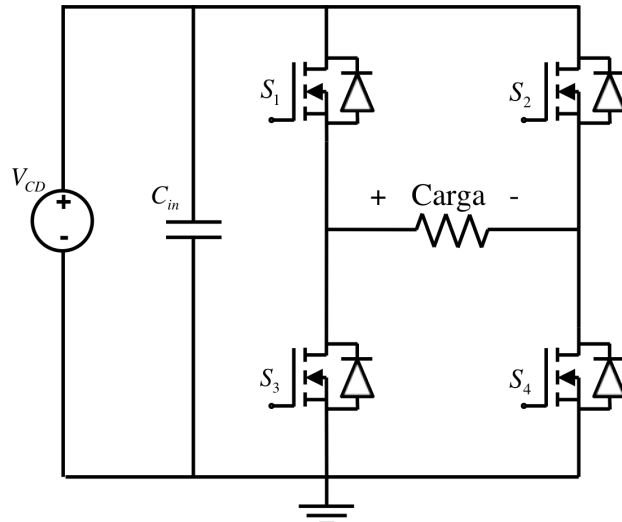


Fig. 1.5 Inversor alimentado en voltaje VSI.

Es importante mencionar que en cargas inductivas se requiere de interruptores de potencia con diodos en anti-paralelo para la libre circulación de la corriente. También este tipo de inversor requiere un tiempo muerto entre las señales de control para los interruptores de S_1 con S_3 y S_2 con S_4 con la finalidad de evitar el encendido de una rama del inversor y generar un corto circuito en la fuente de entrada (Fig. 1.6).

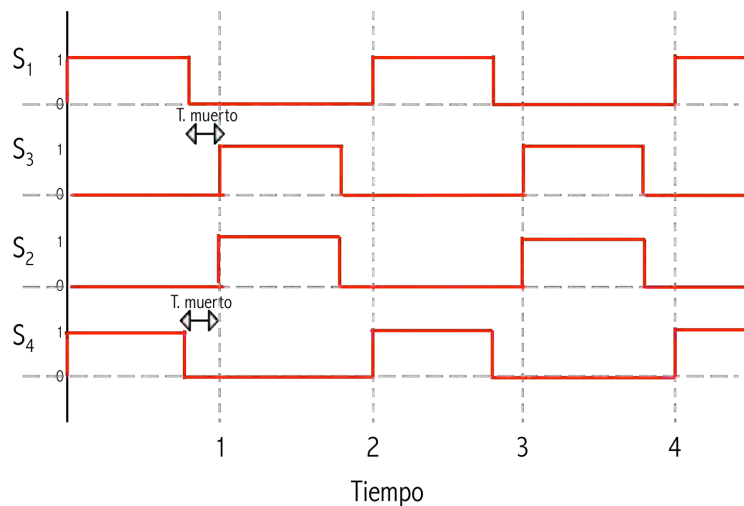


Fig. 1.6 Tiempos muertos para las señales de los interruptores S_1 con S_3 y S_2 con S_4 en los VSI.

- Inversores alimentados en corriente CSI (Fig. 1.7). Son los inversores que presentan una corriente de entrada que permanece constante (normalmente mediante inductores). En este caso con el fin de producir una forma de onda de voltaje suave, la carga debe ser capacitiva, ya que una carga inductiva generaría grandes picos de voltaje, en este caso si la carga fuese inductiva lo ideal es usar un filtro capacitivo entre la salida de CA y la carga [7].

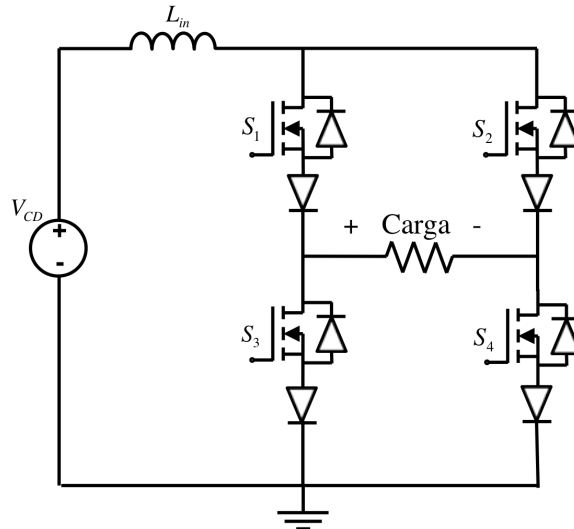


Fig. 1.7 Inversor alimentado en corriente CSI.

En el caso de los CSI se necesita de un tiempo de traslape entre las señales de los interruptores S_1 con S_2 y S_3 con S_4 con la finalidad de que el inductor tenga en todo momento un camino de circulación de corriente (Fig. 1.8).

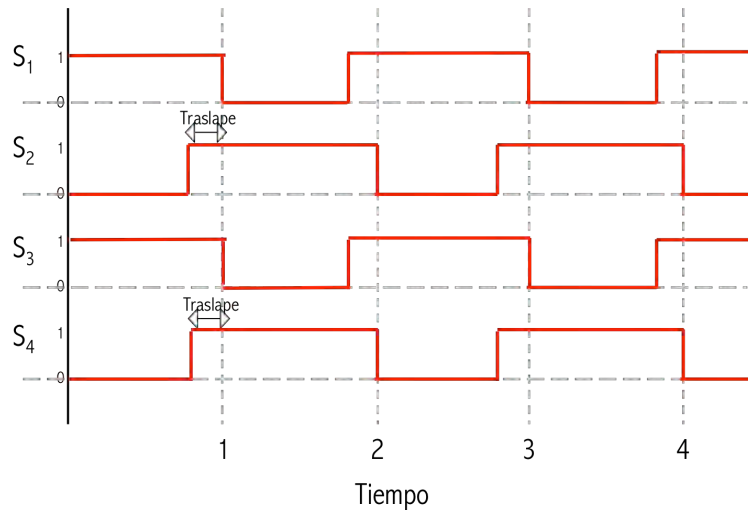


Fig. 1.8 Tiempo de traslape para las señales de los interruptores S_1 con S_2 y S_3 con S_4 en los CSI.

Otra clasificación de los inversores se puede hacer dependiendo del número de fases que generen en la salida, una sola fase se conoce como inversor monofásico e inversor trifásico en el caso en el que se generan tres fases en la salida.

1.4.2 Métodos de Modulación.

La modulación en un inversor es parte de la etapa de control del mismo, y es la etapa más importante ya que con una técnica adecuada para la conmutación de los interruptores, se define la señal sinusoidal que tendremos en la salida, no sólo su contenido armónico sino también su amplitud y frecuencia. Existen muchas técnicas de modulación para los inversores entre las cuales destacan las siguientes.

1.4.2.1 Modulación por ancho de pulsos PWM.

Por su simplicidad es la técnica más utilizada. Consiste en la comparación de una señal moduladora que se basa en una señal sinusoidal a la frecuencia de lo que se desea obtener en la salida, con una señal portadora que comúnmente es una señal triangular o diente de sierra a altas frecuencias dependiendo del interruptor utilizado para las conmutaciones (Fig. 1.9).

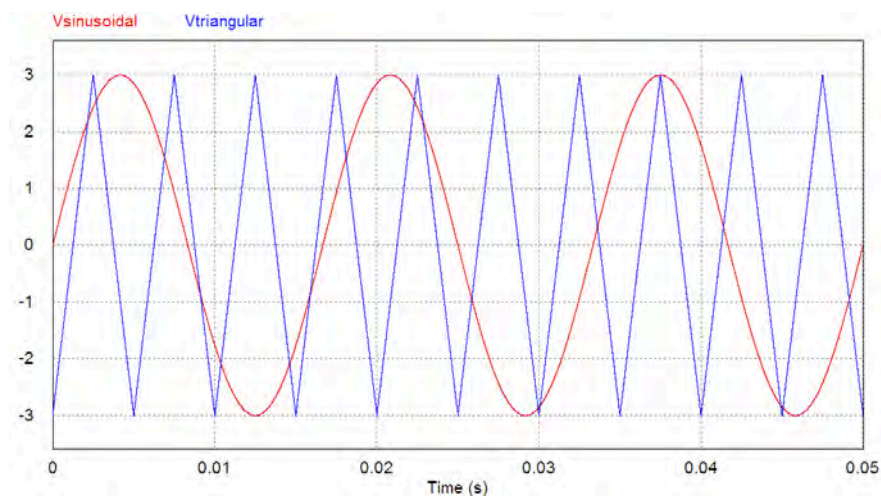


Fig. 1.9 Comparación entre una señal moduladora (sinusoidal) y una señal portadora (triangular).

Modulación Bipolar.

En el caso de un puente H (Fig. 1.10) con modulación bipolar.

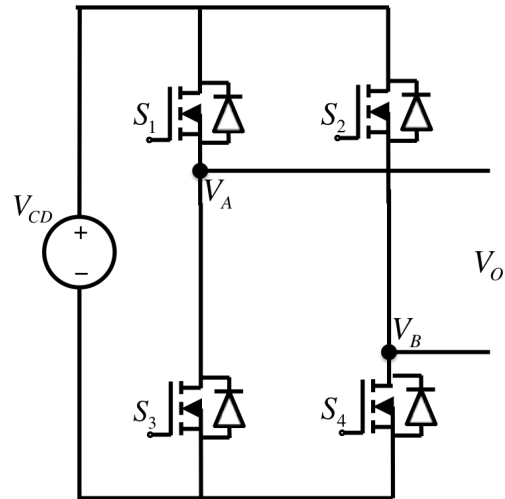


Fig. 1.10 Inversor de puente H

Los interruptores S_1 y S_4 (Fig. 1.11 (b)) se cierran al mismo tiempo dependiendo de la comparación entre la señal moduladora y la señal portadora (Fig. 1.11 (a)), ocurriendo lo mismo pero de forma negada con los interruptores S_2 y S_3 (Fig. 1.11 c)).

En la modulación bipolar se cuenta con dos niveles de voltaje (Fig. 1.12)

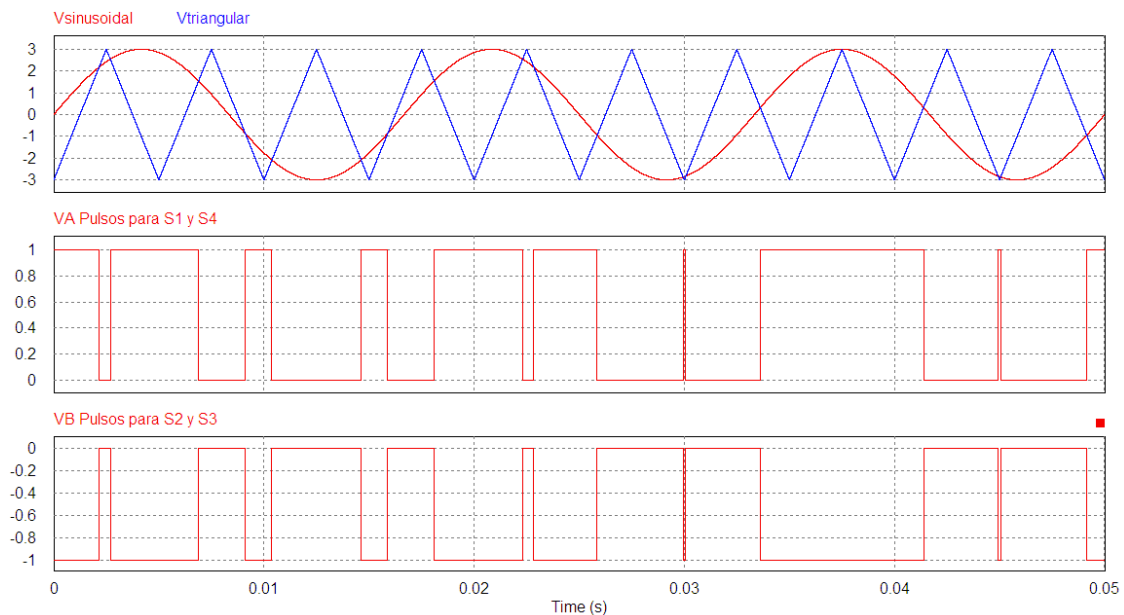


Fig. 1.11 PWM bipolar. a) Comparación entre la señal moduladora y la señal portadora, b) Pulsos para S_1 y S_4 , c) Pulsos para S_2 y S_3

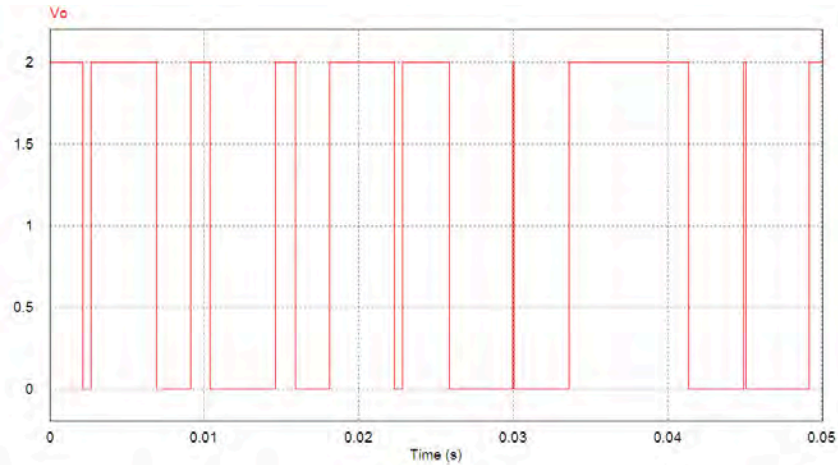


Fig. 1.12 Resultado modulación bipolar (dos niveles de voltaje)

Modulación Unipolar.

En el caso del PWM unipolar se necesitan dos señales moduladoras desfasadas 180° una de la otra (Fig. 1.13).

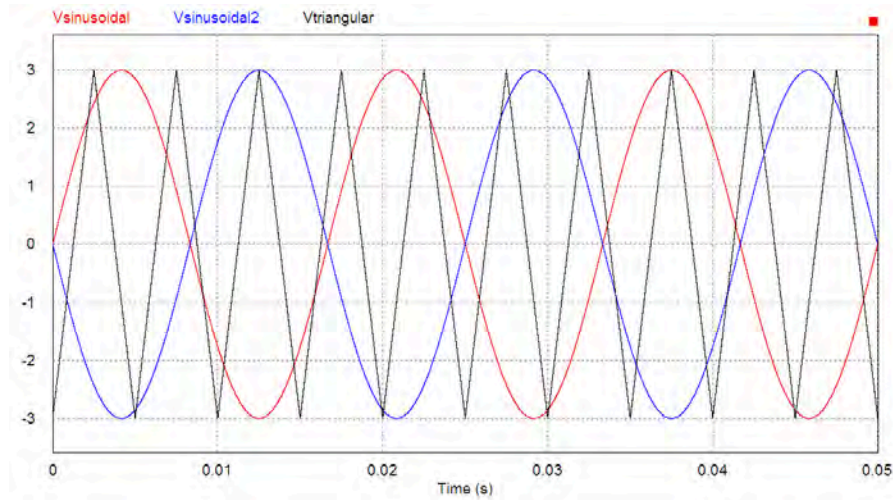


Fig. 1.13 Señal triangular y dos señales moduladoras en el caso de modulación unipolar

En este caso cada señal moduladora en comparación con la señal triangular generará pulsos para los interruptores (Fig. 1.14).

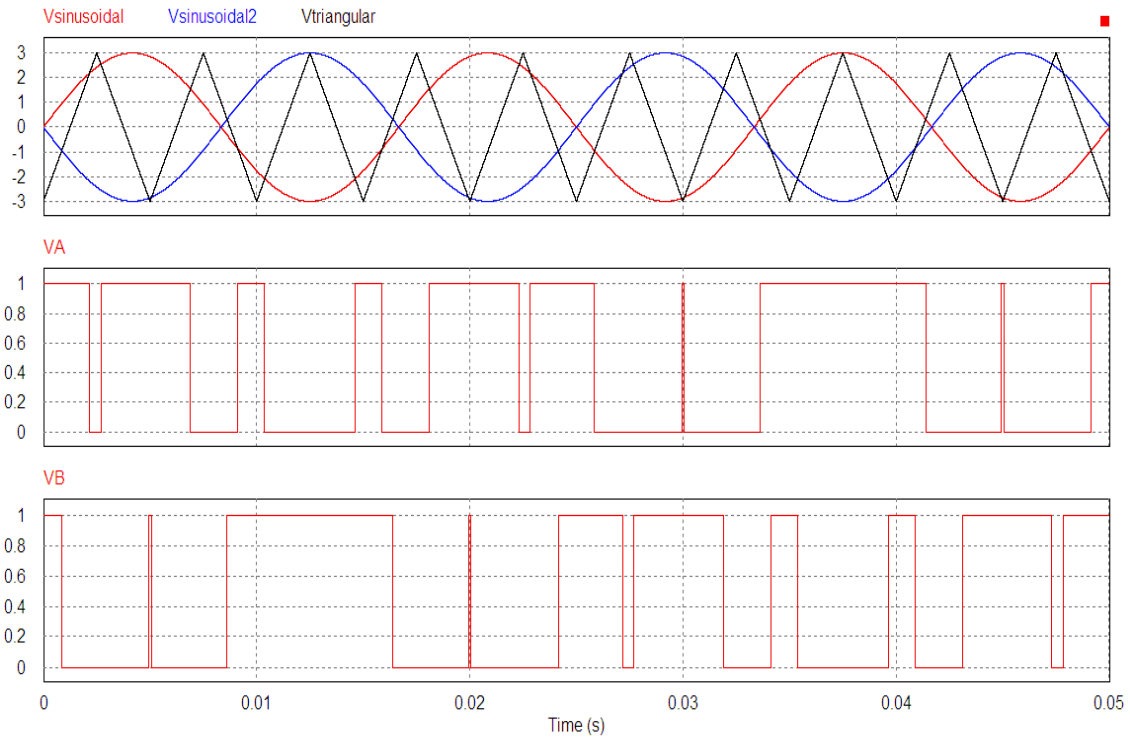


Fig. 1.14 PWM unipolar a) Comparación de las señales moduladoras y la señal triangular, b) Pulsos para S_1 y S_4 , c) Pulsos para S_2 y S_3

En este caso como se puede observar las señales los pulsos V_B no son los negados a los pulsos de V_A , obteniendo con esto tres niveles de voltaje con el doble de frecuencia de conmutación en la conmutación unipolar (Fig.1.15).

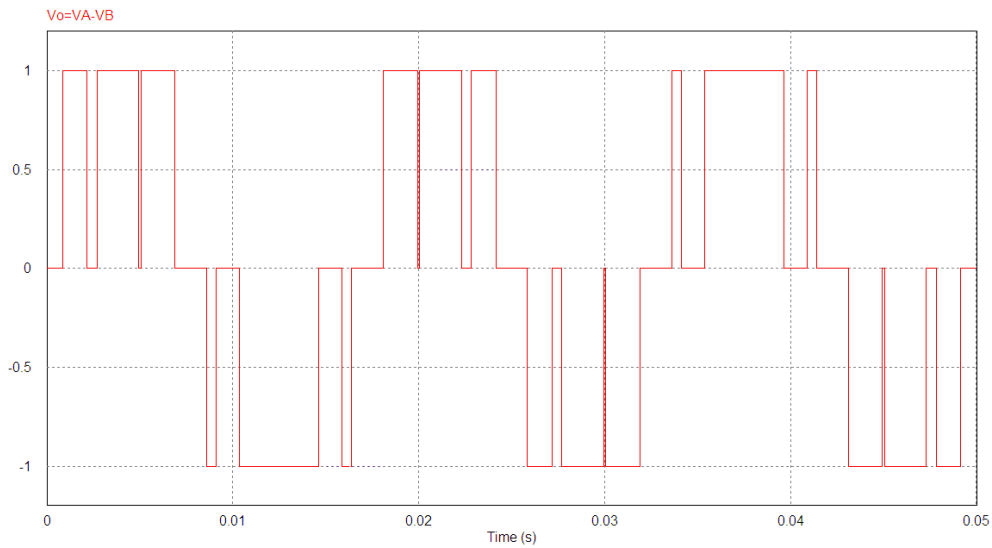


Fig. 1.15 Resultado modulación unipolar (tres niveles de voltaje)

En cuanto a los armónicos, la modulación unipolar presenta menores armónicos que la modulación bipolar como se observa a continuación.

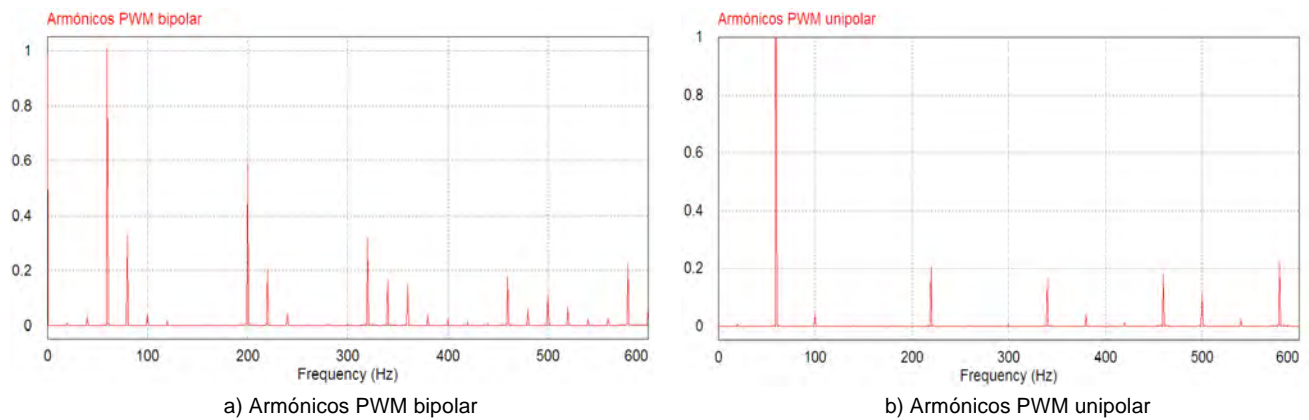


Fig. 1.16 Contenido armónico. a) PWM bipolar, b) PWM unipolar

La frecuencia de la señal fundamental de salida en ambos casos está determinada por la frecuencia de la señal moduladora, que también determina el ancho de los pulsos con la variación de su amplitud. Mientras que la amplitud de la señal de salida lo determina el índice de modulación im .

$$im = \frac{\text{Amplitud señal moduladora}}{\text{Amplitud señal triangular}} \quad (1.4)$$

Al caso en que el índice de modulación sea mayor que 1 se le conoce como sobremodulación y esta representado en la Fig. 1.17, el cual está restringido al valor de $\frac{4}{\pi}$ en su limite superior, en este caso la amplitud de la señal fundamental es mayor al caso en el que el índice de modulación es 1, por lo tanto sus pulsos son más anchos. Sin embargo, tiene la desventaja de que el contenido armónico en la salida del inversor en bajas frecuencias es mayor y es un problema ya que son los que presentan una mayor dificultad para eliminarse con filtros de primer o segundo orden [7].

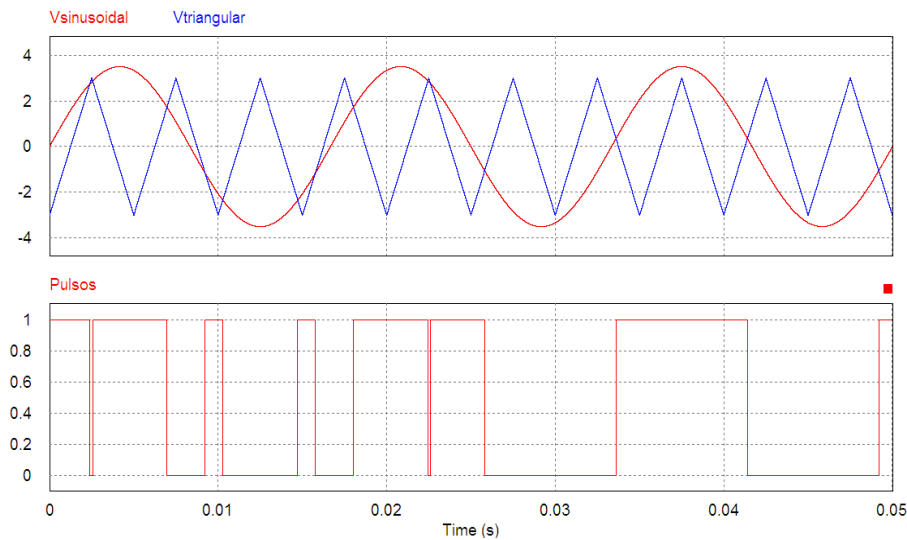


Fig. 1.17 Sobremodulación. a) Comparación señal moduladora y señal portadora. b) Pulsos

En la Fig. 1.17 se observa la sobremodulación ya que la amplitud de la señal moduladora (sinusoidal) es 3.5 y la amplitud de la señal triangular es de 3 obteniendo un índice de modulación mayor a 1.

$$im = \frac{3.5}{3} \approx 1.16 > 1$$

1.4.2.2 Modulación por espacios vectoriales SVM.

Consiste en representar cada uno de los estados de la tensión del inversor a través de vectores, en conjunto todos los estados representan el diagrama vectorial de tensión del inversor (Fig. 1.18). La tensión de salida deseada se representa con otro vector, un vector de referencia. La técnica consiste en que el vector de referencia va saltando de un estado de conmutación al siguiente, entre más estados de conmutación tenga el diagrama vectorial más sinusoidal es la señal de salida. Sin embargo se vuelve más complejo con la adición de vectores [7].

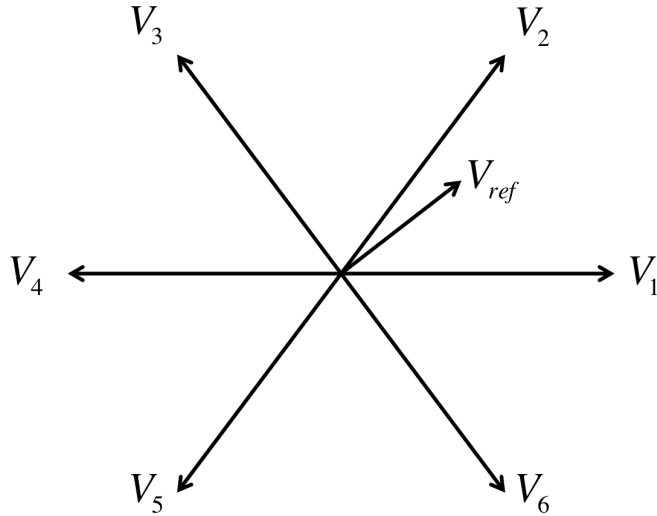


Fig. 1.18 Diagrama vectorial de Tensión de un inversor.

1.4.2.3 Modos deslizantes.

El control por modos deslizantes permite que el sistema retroalimentado presente características tales como robustez, estabilidad ante variaciones grandes de la carga y de la fuente, entre otras. Una de sus desventajas es la relativa complejidad de la teoría involucrada. La idea es llevar las trayectorias de los estados del sistema a una trayectoria de deslizamiento deseada, una vez estando sobre ésta, forzar las trayectorias a permanecer allí. De esta manera el comportamiento del sistema estará determinado por las ecuaciones que definen dicha trayectoria, logrando obtener estabilidad del sistema [9-13].

El primer paso es proponer una función dependiente de los estados con algún objetivo de control deseado, sea

$$\sigma = S_1 e x_1 + S_2 e x_2 + \dots + S_n e x_n = 0 \quad (1.5)$$

en donde

$e x_n = x_n - x_{nr}$ y x_{nr} representa el estado deseado.

La ley de control u en modos deslizantes más sencilla que puede plantearse, con la idea de que el sistema opere sobre la superficie de deslizamiento, consiste en alternar u entre dos posibles valores, dependiendo del signo de σ .

$$u = \begin{cases} u^+ & \text{si } \sigma > 0 \\ u^- & \text{si } \sigma < 0 \end{cases} \quad (1.6)$$

Teniendo la trayectoria deseada se verifica que cumpla con la desigualdad siguiente, para que se garantice la existencia de modos deslizantes:

$$\sigma \cdot \dot{\sigma} < 0 \quad (1.7)$$

En donde $\dot{\sigma}$ representa la primer derivada de la trayectoria deseada, que representa su vector tangente [12-13].

Para garantizar que se cumple la ecuación 1.7 se debe de cumplir lo siguiente, el primer caso cuando las trayectorias del sistema estén por encima de la superficie deslizante, (es decir $\sigma > 0$) necesitamos que el vector tangente a la trayectoria sea negativo ($\dot{\sigma} < 0$), en el caso en que el comportamiento del sistema se encuentre por debajo de la superficie deslizante (es decir $\sigma < 0$) se necesita que el vector tangente sea positivo ($\dot{\sigma} > 0$). De esta manera garantiza que se cumple la ecuación 1.7 y se asegura que las trayectorias del sistema sean atraídas a la superficie deslizante. Este párrafo se puede simplificar observando la Fig. 1.19 en donde los vectores tangentes del comportamiento del sistema son representados en color rojo atraídos a la superficie deslizante $\sigma = 0$.

$$\begin{aligned} \dot{\sigma} < 0 & \quad \text{si } \sigma > 0 \\ \dot{\sigma} > 0 & \quad \text{si } \sigma < 0 \end{aligned}$$

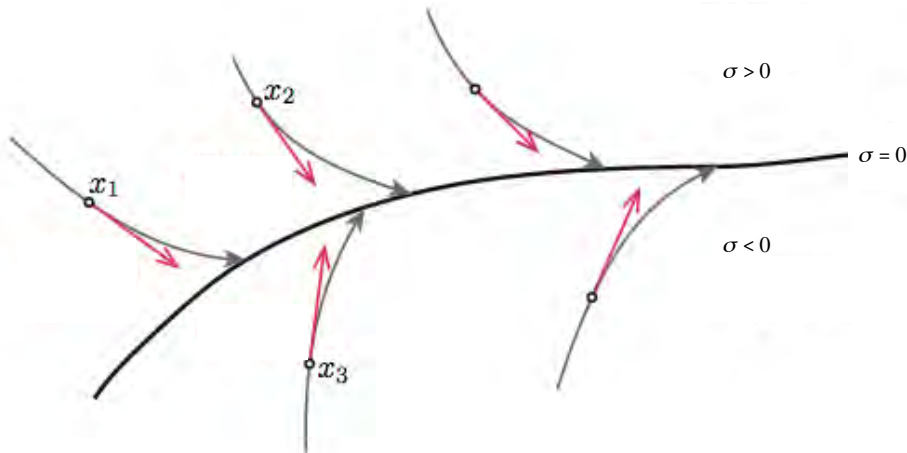


Fig. 1.19 Representación de trayectorias necesarias para la existencia de modos deslizantes.

Con esto se garantiza que el estado a controlar es atraído a un estado deseado representado por la trayectoria deseada o un conjunto muy cercano a esta trayectoria deseada y además se garantiza que permanecerá en este espacio.

Cuando se realiza control por modos deslizantes una de las principales desventajas es el uso de una frecuencia de conmutación infinita dada por la ley de control señalada en la ecuación (1.6). Para plasmar esta idea obsérvese la Fig. 1.20 en donde en color rojo se describe la trayectoria del sistema una vez que el control esta actuando sobre la superficie deslizante (se muestra una frecuencia de conmutación finita con fines de ilustración, pero hay que recordar que esta frecuencia es infinita). A este comportamiento se le denomina efecto de Castaño y lo que refleja es que el comportamiento del sistema estará oscilando a una frecuencia en una región cercana a la superficie de deslizamiento.

Algunas maneras de reducir esta frecuencia de conmutación, son:

- Histéresis.- Consiste en limitar de manera superior e inferior la vecindad alrededor de la superficie de deslizamiento en la cual puede operar el sistema.
- Un tiempo de encendido constante
- Retardos en el encendido o apagado de los interruptores.

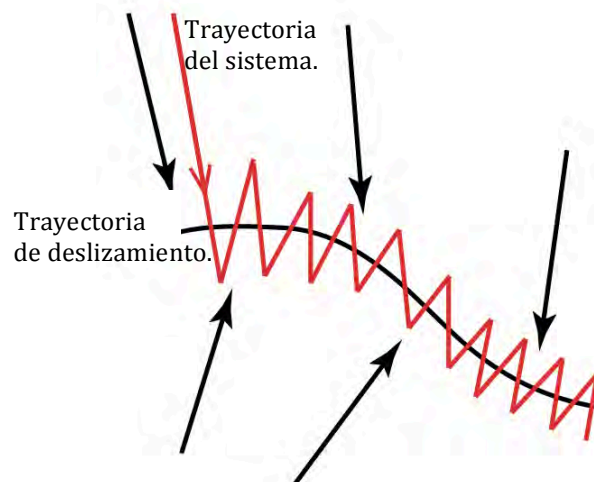


Fig. 1.20 Representación de Castaño.

1.4.3 Inversores en sistemas fotovoltaicos.

Los inversores fotovoltaicos son de vital importancia para que se pueda usar la energía proveniente del sol, la utilidad de esta clase de inversores es la de convertir la energía en corriente directa CD proporcionada por un panel solar fotovoltaico en energía en corriente alterna CA.

Se pueden distinguir dos tipos

- Inversores aislados
- Inversores conectados a la red.

Los inversores aislados son los que no tienen ninguna conexión eléctrica con la red y son una muy buena alternativa para lugares lejanos o lugares en los que difícilmente se puede contar con una red eléctrica que proporcione energía, algunos casos son sistemas de bombeo para pozos de agua, iluminación, etc. En ciertos casos se pueden encontrar inversores fotovoltaicos aislados que proporcionen energía a toda una casa o un edificio. Sin embargo la forma más común de uso de los inversores fotovoltaicos es en conexión con la red eléctrica. Uno de los principales objetivos de esta conexión es, reducir el consumo de energía a una dependencia que otorga el servicio así como también generar energía eléctrica en la red limpia y que no genere contaminantes al ambiente.

1.4.3.1 Inversor fotovoltaico conectado a la red eléctrica

Los inversores conectados a la red (Fig. 1.21) convierten la energía de CD otorgada por el PV y la inyectan directamente en la red eléctrica.

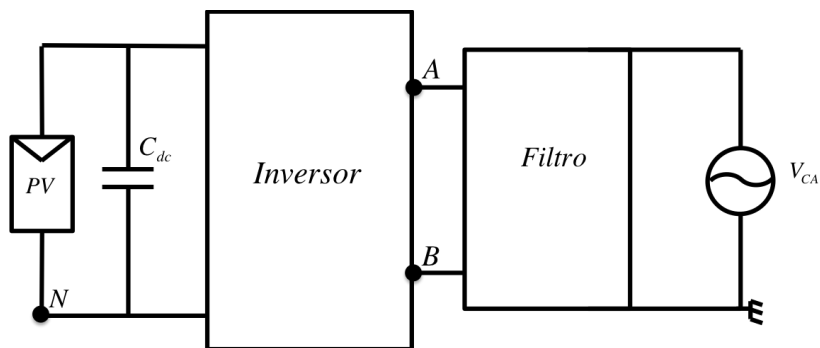


Fig. 1.21 Esquema de inversor fotovoltaico conectado a la red

De acuerdo con datos de la Asociación Europea de la Industria Fotovoltaica (EPIA) al final del año 2007 la energía proporcionada por sistemas fotovoltaicos era de poco más de 7 GW, para finales de 2012 dicha cifra superó los 100 GW, dejando claro que hay un fuerte mercado para el desarrollo y uso de esta tecnología [14]. Hoy en día existe una gran variedad de topologías de inversores fotovoltaicos con conexión a la red eléctrica.

Los inversores fotovoltaicos se pueden diseñar de diferentes formas dependiendo de su uso, normas y de las condiciones a las que será expuesto, una de las diferencias más notables en un inversor son:

- Con aislamiento galvánico
- Sin aislamiento galvánico

Un inversor puede contar con el aislamiento galvánico de dos formas distintas, mediante un transformador de alta frecuencia en el lado de CD en la entrada del inversor o en el lado de CA en la salida del inversor mediante un transformador de baja frecuencia pero de gran tamaño. En cualquiera de estos dos casos se cuenta con la ventaja en cuestiones de seguridad gracias al aislamiento. Sin embargo, cuenta tiene algunas desventajas por las cuales no son utilizados en su totalidad, son de mayor tamaño ya que cuenta con más componentes, por tal motivo también son mas costosos y su eficiencia es reducida cuando menos en un 2% sin importar en donde se encuentre el aislamiento. Además en el caso de que se cuente con el aislamiento galvánico en la entrada del inversor se necesita de un control más complicado[15].

Por otro lado los inversores sin aislamiento galvánico son los que han presentado mejores eficiencias, sin embargo, además de no ofrecer las ventajas en cuestiones de seguridad, presentan el problema denominado corrientes parásitas. Las corrientes parásitas es una de las desventajas más discutidas de los inversores sin aislamiento galvánico en varios artículos, se presentan cuando, una corriente no deseada comienza a circular hacia tierra por medio de unas capacitancias parásitas C_p generadas en las terminales de los PV debido a la naturaleza de los mismos y a la conexión que la mayoría de los inversores presentan en su salida. Esta corriente no deseada resulta en [16]:

- Bajas eficiencias de todo el sistema.
- Distorsión en la corriente de salida.
- Interferencia electromagnética.
- Problemas de seguridad.
- Reduce eventualmente la vida del panel solar.

Hasta ahora algunas de las alternativas para reducir esta corriente que se han presentado en algunos artículos son:

- Que el voltaje en modo común sea constante, sin variaciones de tensión.

- Que el voltaje que es aplicado a las capacitancias parásitas sea de bajas frecuencias.
- Desconectar el panel solar fotovoltaico de la red en el momento en que esta corriente puede ser mayor, es decir cuando el estado de cero voltaje es aplicado a la carga.

Muchas topologías han tratado de reducir o eliminar dicha corriente y así mejorar la eficiencia de los inversores conectados a la red y proporcionar una mayor vida útil de los PV, a continuación se presentan algunas de estas topologías para dar paso a una topología propuesta [15-17].

Análisis de la corriente parásita en la Topología Puentes H (HB) con modulación unipolar.

El HB con PWM es el inversor más simple (Fig. 1.22). La mayoría de los inversores HB utilizan modulación PWM unipolar con el fin de mejorar la calidad de la corriente inyectada por el inversor y mejorar el contenido armónico. Otra razón es que con esta modulación el voltaje de salida tiene tres niveles con el doble de frecuencia respecto de la frecuencia de conmutación de los interruptores (Fig. 1.23) [15-16]. Sin embargo, una de las principales desventajas del uso del PWM unipolar en los inversores conectados a la red eléctrica es que contribuye en gran medida a la generación de la corriente de fuga hacia tierra.

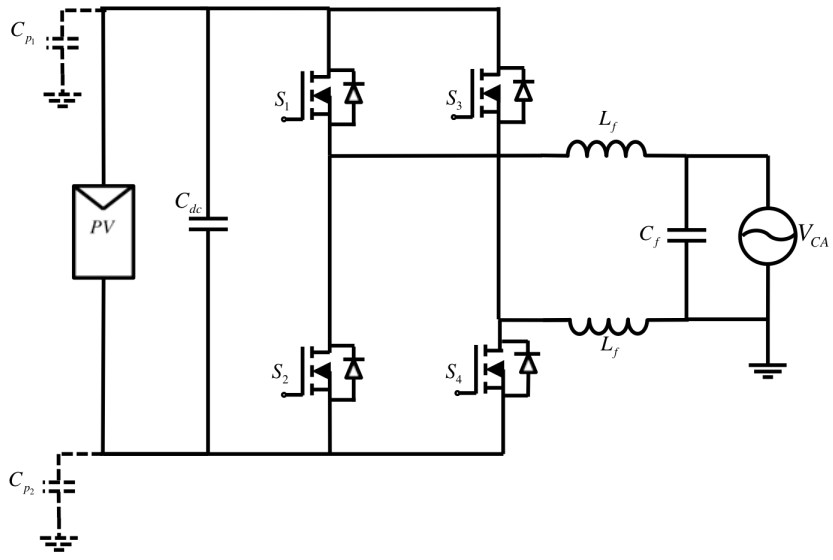


Fig. 1.22 Topología Puentes H (HB)

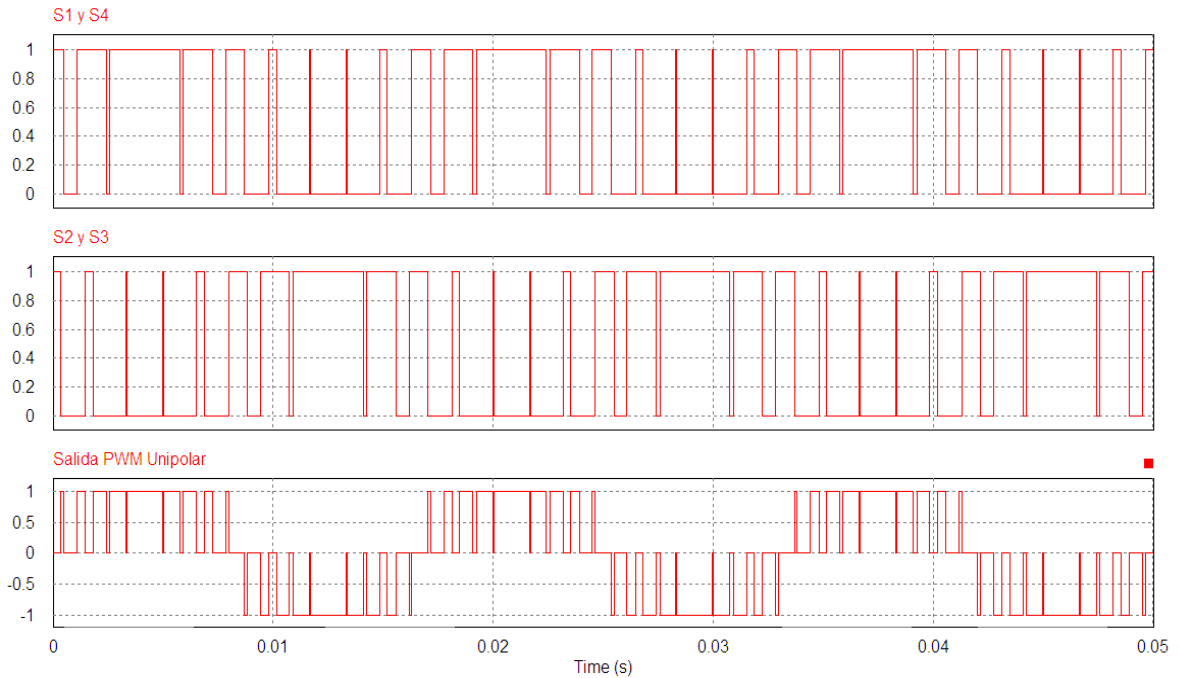


Fig. 1.23 Pulsos para los MOSFET y la salida con tres niveles de voltaje.

Tratando de reducir la corriente de fuga el estado de cero voltaje es logrado cortocircuitando la salida del inversor encendiendo la rama superior S_1 y S_3 o la rama inferior, de esta manera se desconecta el panel solar de la red.

En el caso en que el HB sea híbrido (Fig. 1.24), con MOSFETs en la parte inferior e IGBT en la superior de cada rama. Los MOSFETs accionan en alta frecuencia con un PWM para controlar la corriente entregada, mientras que los IGBT conmutan a frecuencia de la red, S_1 cuando el voltaje entregado a la red es positivo y S_2 cuando el voltaje es negativo.

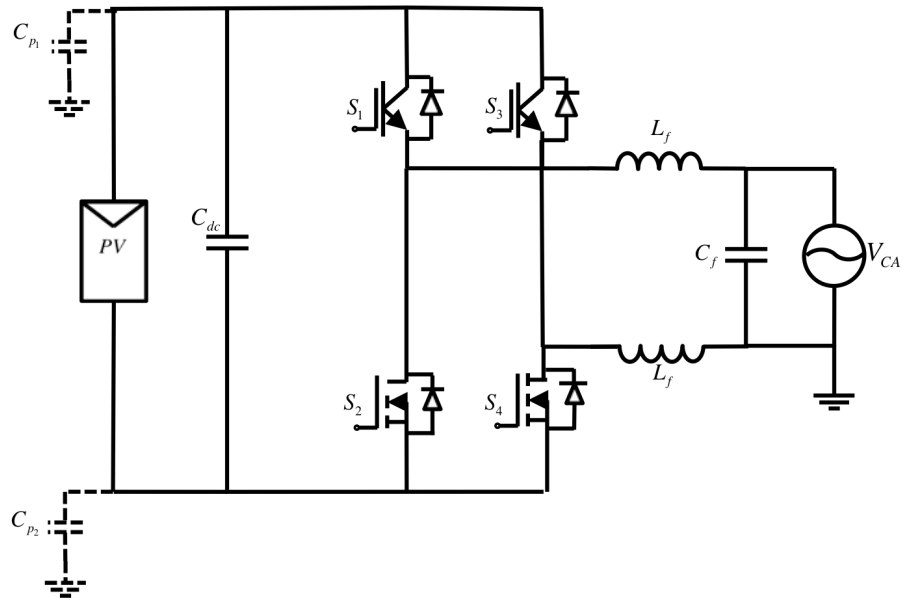


Fig. 1.24 Topología HB híbrido.

En ambos casos híbrido o no, el uso de esta topología no es conveniente para aplicaciones en las que no se cuenta con el aislamiento galvánico debido a que la corriente de fuga que se genera es muy grande, como se muestra en las Fig. 1.25 y Fig. 1.26 obtenidas de manera simulada en software de PSIM.

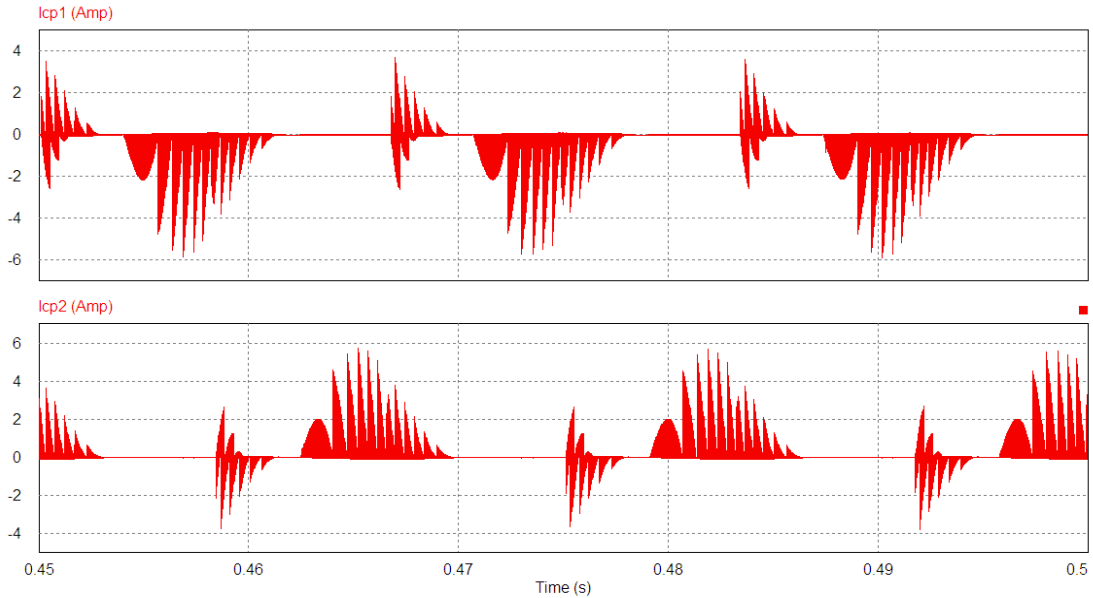


Fig. 1.25 Corrientes de fuga a través de las capacitancias parásitas en el HB unipolar.
 Frecuencia de conmutación: 40 kHz. Filtro: LCL ($L=1\text{mH}$, $C=2.2\mu\text{F}$)

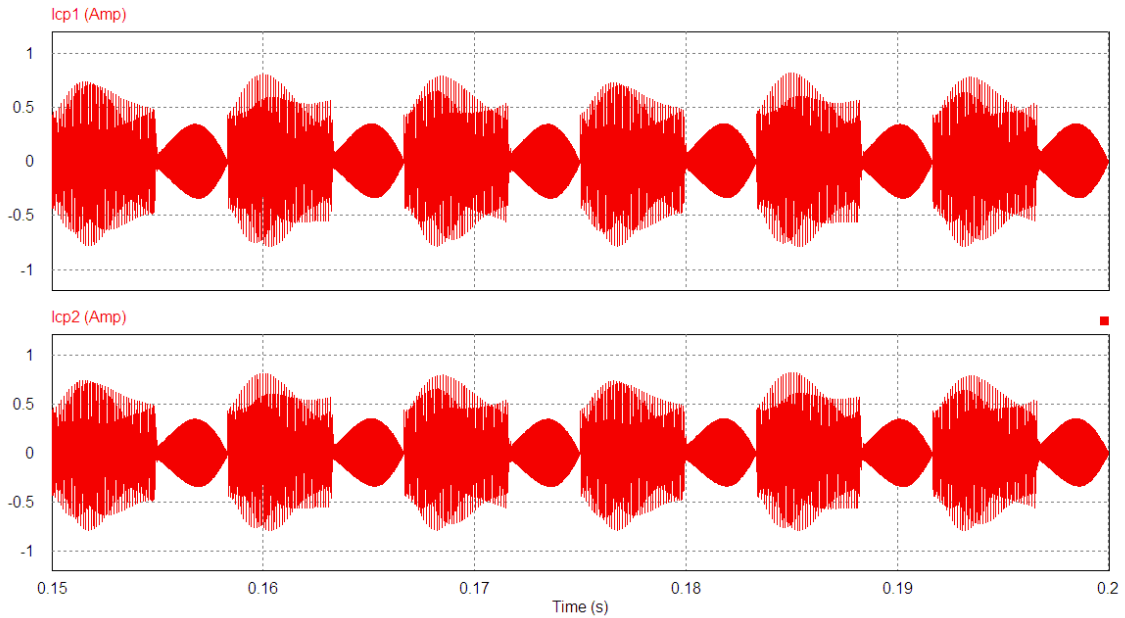


Fig. 1.26 Corrientes de fuga a través de las capacitancias parásitas en el HB híbrido.
 Frecuencia de conmutación: 40 kHz. Filtro: LCL ($L=1\text{mH}$, $C=2.2\mu\text{F}$)

Análisis de la corriente parásita en la Topología H5.

Esta topología consiste básicamente en un puente completo en el que los interruptores superiores S_1 y S_2 operan a frecuencia de red y los inferiores S_3 y S_4 en alta frecuencia. Tal topología es similar a la topología HB híbrido unipolar por lo tanto presenta algunas de sus características, la principal diferencia es la adición del interruptor S_5 en el lado de CD el cual opera en alta frecuencia en ambos semiciclos de la red eléctrica (Fig. 1.27). Su principal función es el desacoplo de la red eléctrica del panel fotovoltaico evitando la incidencia de voltajes de alta frecuencia al panel. Debido a que la corriente circula por 3 interruptores durante cada periodo activo positivo o negativo presenta altas pérdidas de conducción. Otra desventaja es que los interruptores superiores de cada rama no pueden ser MOSFET debido al tiempo de recuperación tan lento que presenta el diodo en antiparalelo de éstos [16-19]. En cuanto a su corriente de fuga sigue siendo un poco alta para usos prácticos sin aislamiento galvánico (Fig. 1.28).

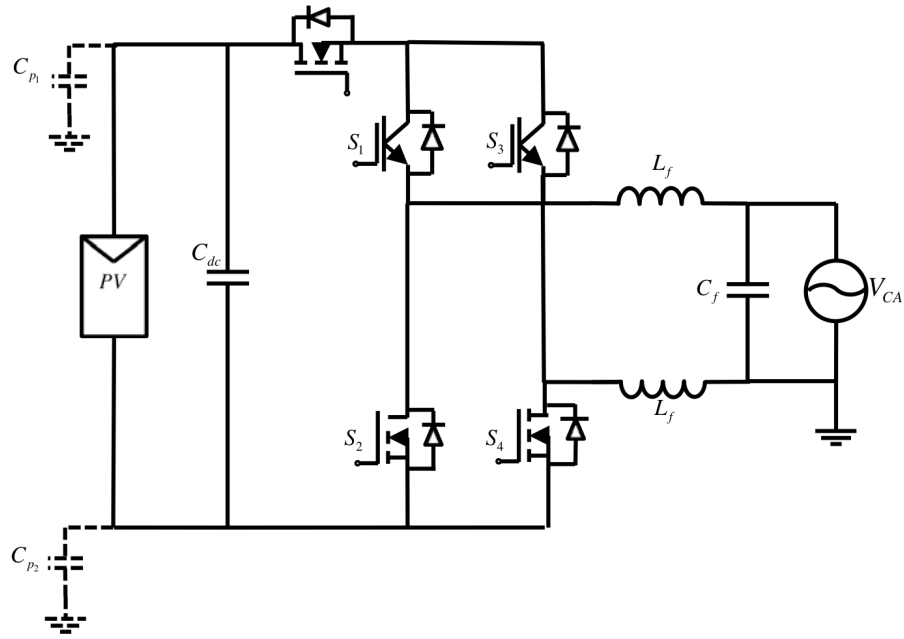


Fig. 1.27 Topología H5.

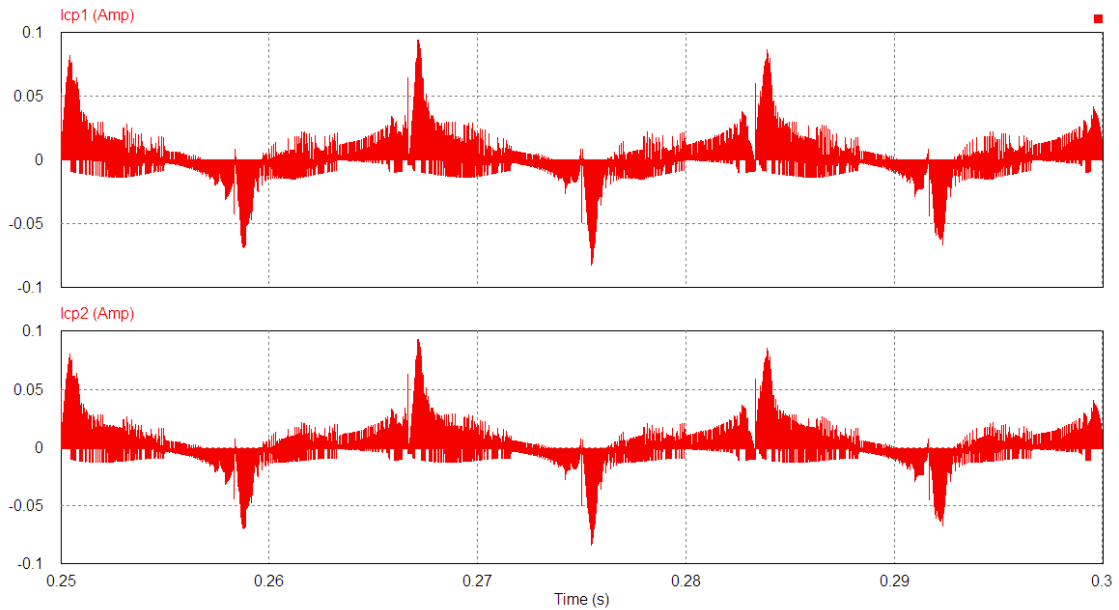


Fig. 1.28 Corrientes de fuga a través de las capacitancias parásitas en la topología H5.
 Frecuencia de conmutación: 40kHz. Filtro LCL ($L=1\text{mH}$, $C=2.2\mu\text{F}$)

Análisis de la corriente parásita en la topología HERIC.

Esta topología está constituida por un circuito de puente completo normal con cada grupo de interruptores diagonales operando en alta frecuencia durante cada

semi-ciclo de la red eléctrica. El desarrollo de esta topología consiste en un par de interruptores en direcciones opuestas colocados en paralelo del filtro y la carga, cada uno de ellos se activa durante un semi-ciclo del voltaje de salida, el interruptor S_6 se enciende en el periodo de libre circulación de los interruptores S_1 S_4 . Por otro lado S_5 se enciende durante el periodo de libre circulación de los interruptores S_2 y S_3 , esta topología combina la ventaja de los tres niveles de una modulación PWM unipolar para una mejor calidad de la inyección de la corriente por el inversor, con una forma de reducir el voltaje en modo común como en modulación bipolar (Fig. 1.29) [15,18,19].

Durante el momento de libre circulación la corriente pasa a través de uno de estos interruptores y el diodo en paralelo del otro eliminando el flujo de corriente reactiva y logrando el desacople de la fuente de alimentación del inversor y la red eléctrica, reduciendo de esta manera la corriente de fuga.

La corriente de fuga que presenta esta topología es pequeña comparada con el HB (Fig. 1.30).

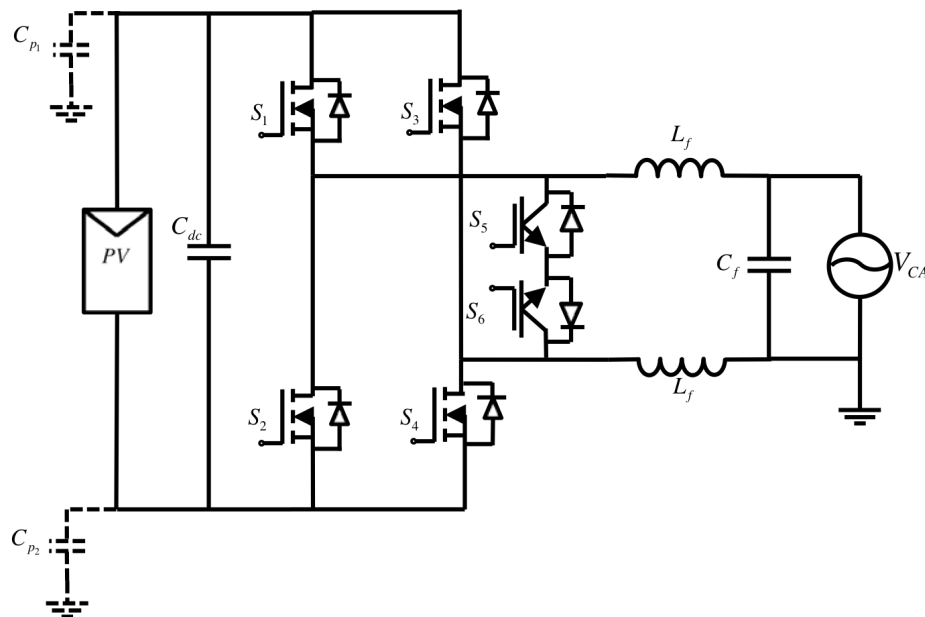


Fig. 1.29 Topología HERIC.

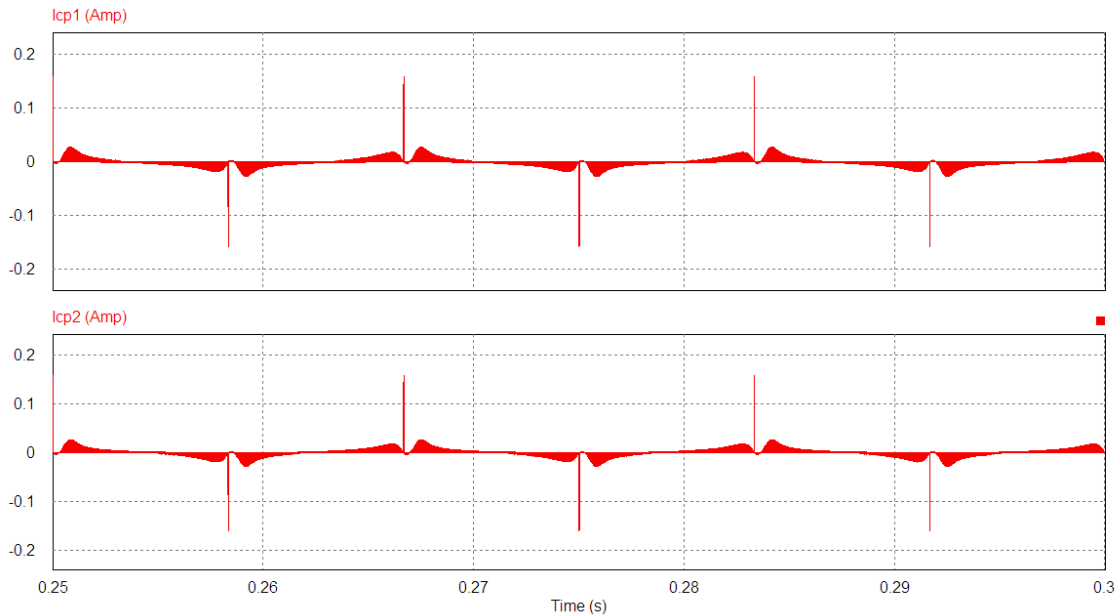


Fig. 1.30 Corrientes de fuga a través de las capacitancias parásitas en la topología HERIC.
 Frecuencia de conmutación: 40kHz. Filtro LCL ($L=1\text{mH}$, $C=2.2\mu\text{F}$)

Aunque la topología H5 tiene menos interruptores que la topología HERIC, sus pérdidas de conducción son mayores que los de la topología HERIC.

Análisis de la corriente parásita en la Topología H6.

Esta topología consiste en seis interruptores MOSFETs como se aprecia en la Fig. 1.31, elimina el uso obligatorio de los IGBTs que son menos eficientes y no necesita de un tiempo muerto entre los interruptores porque los tres interruptores de una rama nunca están encendidos. En esta topología los interruptores superiores e inferiores de cada rama son accionados simultáneamente con un PWM unipolar en alta frecuencia, mientras que los interruptores situados en la parte de en medio de cada rama operan con la polaridad de la red eléctrica, y es con los cuales se realiza el estado de voltaje cero cuando S_1 , S_2 , S_3 y S_4 están apagados[16-18].

Presenta una corriente pequeña comparada con el HB ya que el voltaje aplicado a las capacitancias parásitas contiene componentes únicamente en bajas frecuencias, sin embargo, un poco alta para fines prácticos sin aislamiento (Fig. 1.32). Cuenta con la ventaja de que las inductancias usadas en la salida son pequeñas en comparación con el HB, sin embargo tiene altas pérdidas de conducción ya que la corriente al igual que en el H5 circula por tres interruptores durante cada estado activo[16-18].

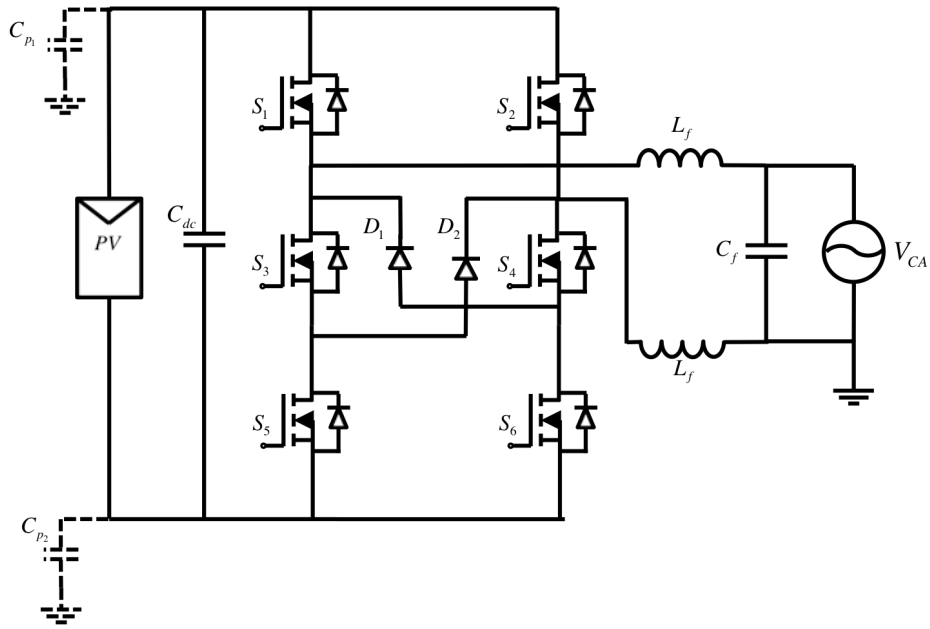


Fig. 1.31 Topología H6.

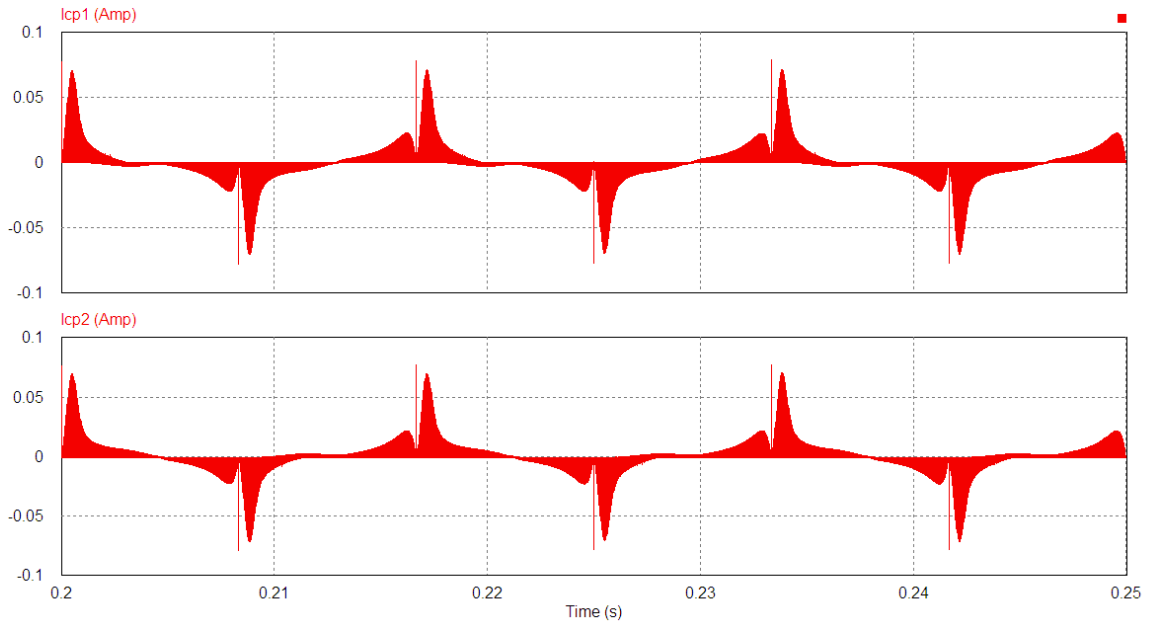


Fig. 1.32 Corrientes de fuga a través de las capacitancias parásitas en la topología H6.
Frecuencia de conmutación: 40kHz. Filtro LCL ($L=1\text{mH}$, $C=2.2\mu\text{F}$)

Capítulo 2

Topología Propuesta

En este capítulo se presenta una nueva topología de inversor fotovoltaico para reducir la corriente de fuga a tierra, tiene como principal característica la conexión en modo común en su salida, de esta manera, evitando una conexión en modo diferencial se logra reducir el flujo de la corriente de fuga hacia tierra que circula a través de las capacitancias parásitas. Se presenta el análisis, modelado y cálculo de los elementos pasivos de dicho inversor y un control para la corriente de inyectada a la red eléctrica.

2.1 Inversor propuesto

Con el propósito de eliminar la salida en modo diferencial se propone la siguiente topología en la cual se puede observar que la salida está referida a la misma tierra que la fuente de alimentación en este caso el panel fotovoltaico (PV), eliminando de esta forma la salida en modo diferencial (Fig. 2.1).

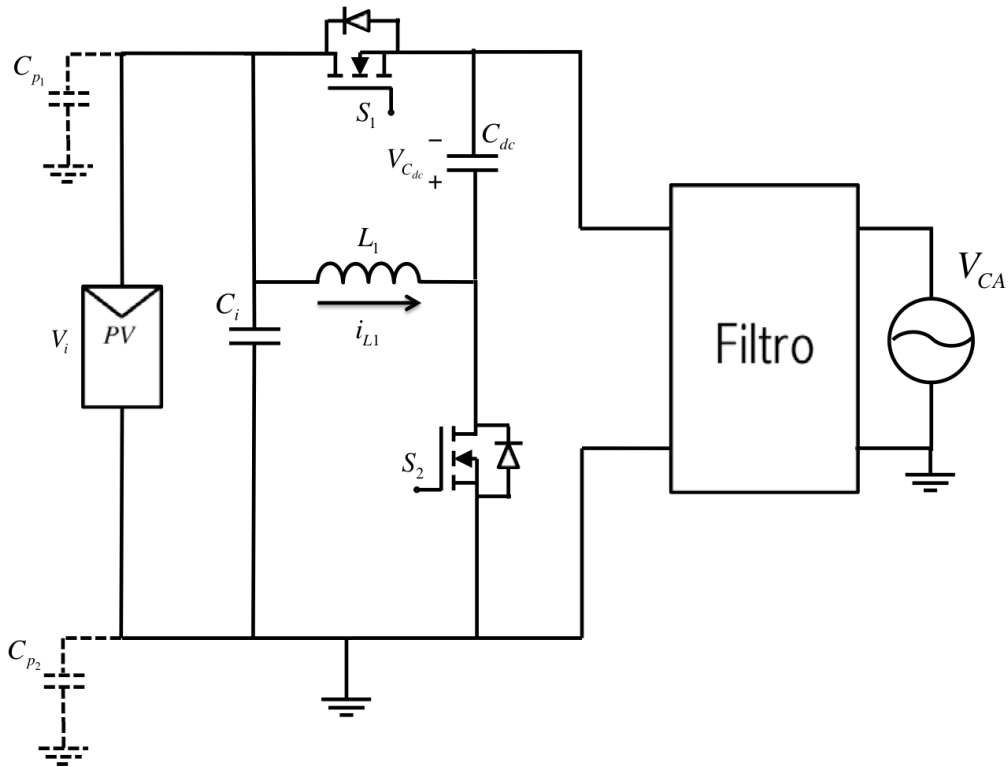


Fig. 2.1 Topología propuesta.

Eliminando la salida en modo diferencial se garantiza que no habrá variaciones de tensión a tierra, reduciendo con esto la posibilidad de que aparezcan corrientes parásitas ya que no hay cambios de voltaje en las capacitancia parásitas. Otra ventaja del inversor fotovoltaico propuesto es que solamente utiliza dos interruptores, con lo cual se garantizan menores pérdidas de conmutación que en la mayoría de las topologías existentes. Con el objetivo de tener una corriente de salida con menor rizo y los menores armónicos posibles, se utilizará un filtro LCL como se detalla en la Fig. 2.2.

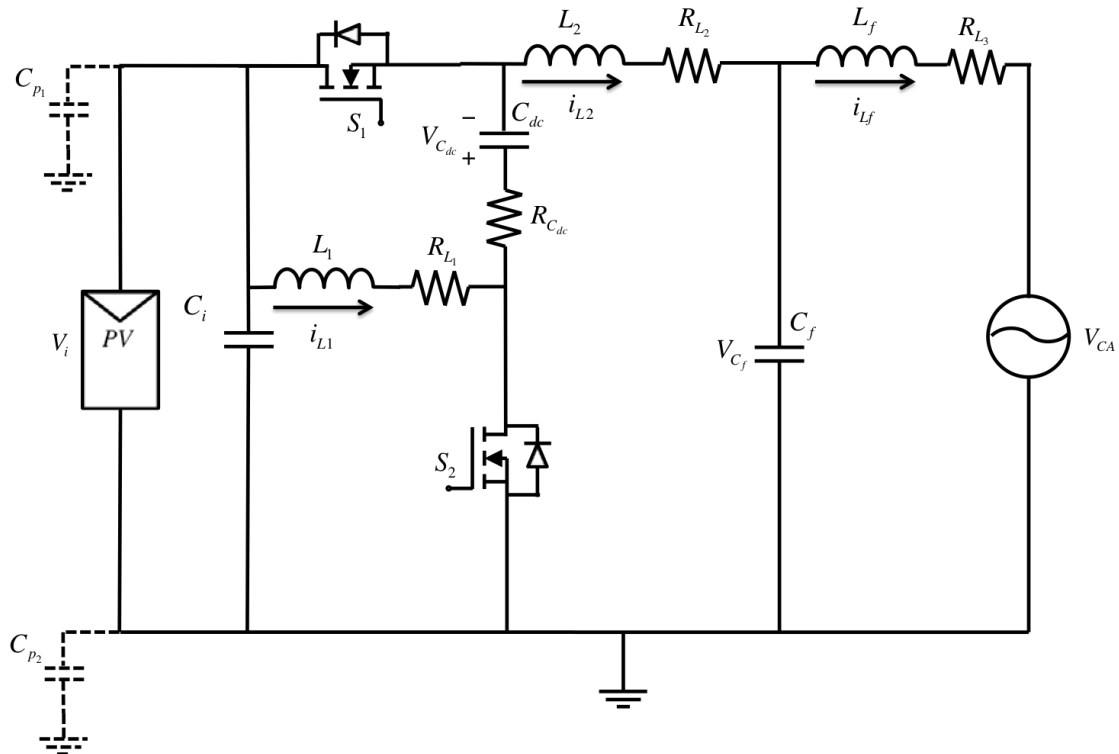


Fig. 2.2 Topología y filtro propuesto.

En donde R_{L_1} , R_{L_2} y R_{L_3} son las resistencias parásitas de las inductancias L_1 , L_2 y L_f respectivamente y $R_{C_{dc}}$ es la resistencia parásita del capacitor C_{dc} .

El análisis de carga y descarga de inductores y capacitores del inversor se muestra en la Fig. 2.3, en donde se puede apreciar los niveles de V^+ y el V^- en la carga del capacitor C_f . Durante el primer modo activo en que S_1 esta encendido y S_2 esta apagado el voltaje de entrada V_i es aplicado en el filtro de salida proporcionando un voltaje positivo, Además el Inductor L_1 se descarga en el capacitor C_{dc} (Fig. 2.3). Cuando el interruptor S_1 se apaga y S_2 se enciende se presenta el segundo estado activo, durante este tiempo el voltaje del capacitor C_{dc} es aplicado al filtro de salida y gracias a la polaridad invertida de dicho capacitor se genera un cambio en la polaridad del voltaje de salida del inversor, También durante este estado el inductor L_1 se carga a través del voltaje de entrada (Fig. 2.4).

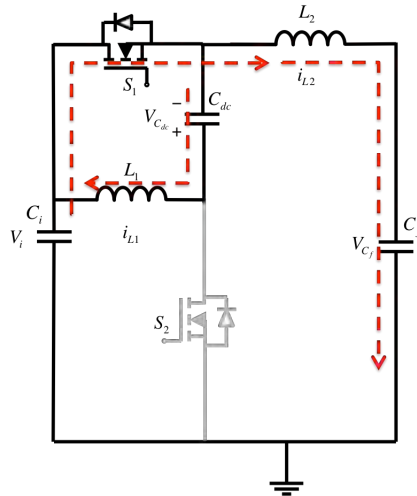


Fig. 2.3 Corrientes durante primer estado activo.

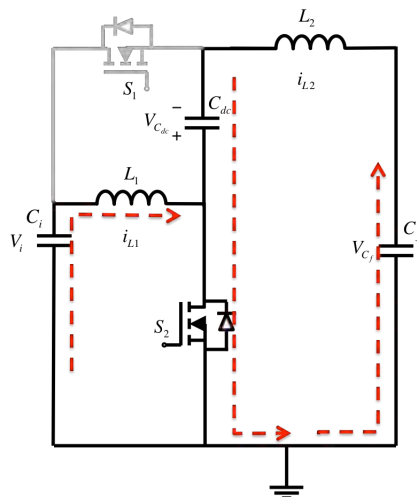


Fig. 2.4 Corrientes durante el segundo estado activo.

Con estos dos estados activos se demuestra que el convertidor es capaz de proporcionar un voltaje positivo o negativo dependiendo del estado de los interruptores y con una modulación adecuada la corriente de salida puede ser inyectada en la red eléctrica. Para una mayor comprensión del comportamiento de la topología obsérvese la Fig. 2.5 en donde a manera de grafica se representa la carga y descarga de los capacitores e inductores.

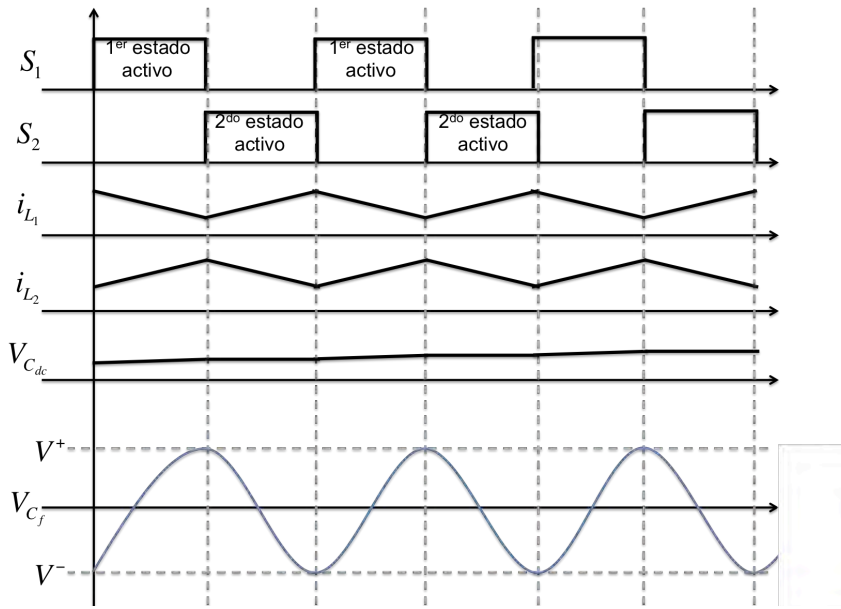


Fig. 2.5 Carga y descarga de capacitores e inductores.

Obsérvese que el voltaje de los capacitores C_{dc} y C_f depende de las condiciones iniciales en que se encuentre dicho capacitor proveniente del estado anterior.

2.2 Modelado de la topología propuesta.

Considerando que el circuito de la Fig. 2.2 opera en modo de conducción continua y que los interruptores funcionan de manera ideal sin caídas de voltaje ni estados de libre circulación de la corriente y que accionan de manera instantánea entre los dos estados encendido y apagado. El siguiente circuito (Fig. 2.6) es obtenido con el encendido de S_1 mientras que S_2 se encuentra apagado.

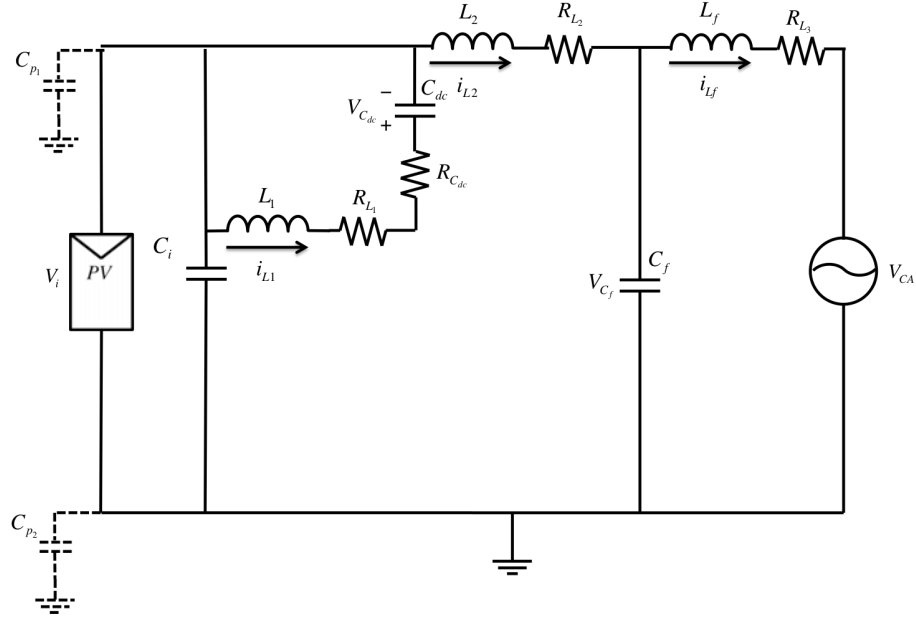


Fig. 2.6 Subcircuito con S_1 encendido y S_2 apagado.

Considerando resistencias parásitas de los tres inductores, las ecuaciones que se obtienen del anterior subcircuito para las variables de estado son:

$$\bullet \quad \dot{i}_{L_1} = \frac{-(R_{L_1} + R_{C_{dc}})i_{L_1} - V_{C_{dc}}}{L_1} \quad (2.1)$$

$$\bullet \quad \dot{i}_{L_2} = \frac{V_i - R_{L_2}i_{L_2} - V_{C_f}}{L_2} \quad (2.2)$$

$$\bullet \quad \dot{i}_{L_f} = \frac{V_{C_f} - V_{CA} - R_{L_f}i_{L_f}}{L_f} \quad (2.3)$$

$$\bullet \quad \dot{V}_{C_{dc}} = \frac{i_{L_1}}{C_{dc}} \quad (2.4)$$

$$\bullet \quad \dot{V}_{C_f} = \frac{i_{L_2} - i_{L_f}}{C_f} \quad (2.5)$$

El anterior sistema de ecuaciones en forma matricial es:

$$\begin{bmatrix} \dot{i}_{L_1} \\ \dot{i}_{L_2} \\ \dot{i}_{L_f} \\ \dot{V}_{C_{dc}} \\ \dot{V}_{C_f} \end{bmatrix} = \begin{bmatrix} -\frac{R_{L_1} + R_{C_{dc}}}{L_1} & 0 & 0 & -\frac{1}{L_1} & 0 \\ 0 & -\frac{R_{L_2}}{L_2} & 0 & 0 & -\frac{1}{L_2} \\ 0 & 0 & -\frac{R_{L_f}}{L_f} & 0 & \frac{1}{L_f} \\ \frac{1}{C_{dc}} & 0 & 0 & 0 & 0 \\ 0 & \frac{1}{C_f} & -\frac{1}{C_f} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ i_{L_f} \\ V_{C_{dc}} \\ V_{C_f} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L_2} \\ 0 \\ 0 \\ 0 \end{bmatrix} V_i + \begin{bmatrix} 0 \\ 0 \\ -\frac{1}{L_f} \\ 0 \\ 0 \end{bmatrix} V_{CA} \quad (2.6)$$

Apagando el interruptor S_1 y encendiendo S_2 obtenemos el subcircuito del segundo estado activo (Fig. 2.7).

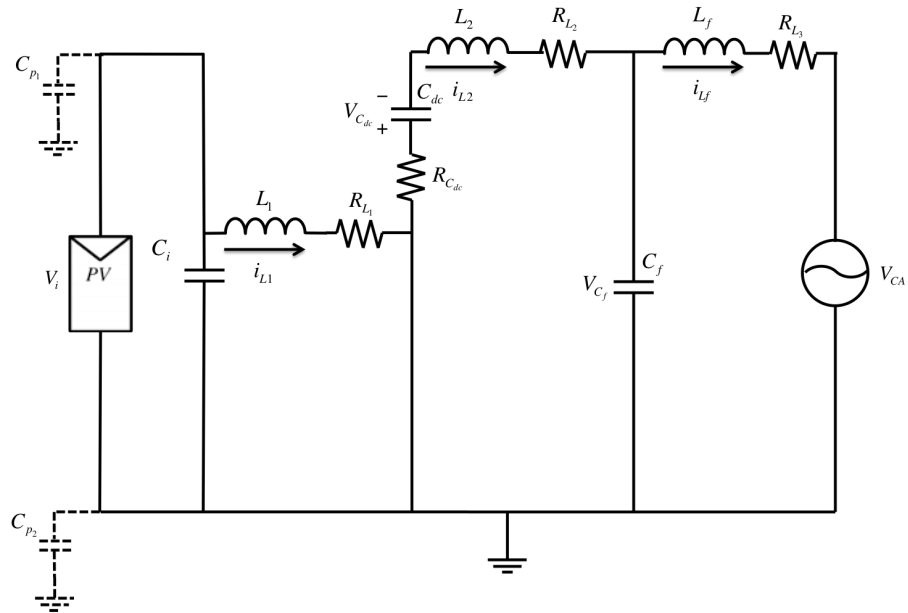


Fig. 2.7 Subcircuito con S_1 apagado y S_2 encendido.

Del cual las ecuaciones son:

$$\bullet \dot{i}_{L_1} = \frac{V_i - R_{L_1} i_{L_1}}{L_1} \quad (2.7)$$

$$\bullet \dot{i}_{L_2} = \frac{-V_{C_{dc}} - (R_{L_2} + R_{C_{dc}}) i_{L_2} - V_{C_f}}{L_2} \quad (2.8)$$

$$\bullet \dot{i}_{L_f} = \frac{V_{C_f} - V_{CA} - R_{L_f} i_{L_f}}{L_f} \quad (2.9)$$

$$\bullet \dot{V}_{C_{dc}} = \frac{i_{L_2}}{C_{dc}} \quad (2.10)$$

$$\bullet \dot{V}_{C_f} = \frac{i_{L_2} - i_{L_f}}{C_f} \quad (2.11)$$

Su correspondiente en forma matricial es:

$$\begin{bmatrix} \dot{i}_{L_1} \\ \dot{i}_{L_2} \\ \dot{i}_{L_f} \\ \dot{V}_{C_{dc}} \\ \dot{V}_{C_f} \end{bmatrix} = \begin{bmatrix} -\frac{R_{L_1}}{L_1} & 0 & 0 & 0 & 0 \\ 0 & -\frac{R_{L_2} + R_{C_{dc}}}{L_2} & 0 & -\frac{1}{L_2} & -\frac{1}{L_2} \\ 0 & 0 & -\frac{R_{L_f}}{L_f} & 0 & \frac{1}{L_f} \\ 0 & \frac{1}{C_{dc}} & 0 & 0 & 0 \\ 0 & \frac{1}{C_f} & -\frac{1}{C_f} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ i_{L_f} \\ V_{C_{dc}} \\ V_{C_f} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} V_i + \begin{bmatrix} 0 \\ 0 \\ -\frac{1}{L_f} \\ 0 \\ 0 \end{bmatrix} V_{CA} \quad (2.12)$$

Realizando el diagrama de estados de ambos subcircuitos mediante la siguiente ecuación [7]:

$$\dot{x} = [A_1 + A_2(1 - u(t))]x + [B_1 + B_2(1 - u(t))]V_i + [C_1 + C_2(1 - u(t))]V_{AC} \quad (2.13)$$

donde:

x son las variables de estado

$u(t)$ es la entrada de control

La entrada de control $u(t)$, hace referencia al estado de los interruptores (encendido o apagado) y solamente puede tomar valores de 1 o 0.

Obtenemos el modelo conmutado del inversor presentado en la Fig. 2.2.

$$\begin{bmatrix} \dot{i}_{L_1} \\ \dot{i}_{L_2} \\ \dot{i}_{L_f} \\ \dot{V}_{C_{dc}} \\ \dot{V}_{C_f} \end{bmatrix} = \begin{bmatrix} -\frac{R_{L_1} + R_{C_{dc}}u(t)}{L_1} & 0 & 0 & -\frac{u(t)}{L_1} & 0 \\ 0 & -\frac{R_{L_2} + R_{C_{dc}}u(t)}{L_2} & 0 & \frac{-1 + u(t)}{L_2} & -\frac{1}{L_2} \\ 0 & 0 & -\frac{R_{L_f}}{L_f} & 0 & \frac{1}{L_f} \\ \frac{u(t)}{C_{dc}} & \frac{1 - u(t)}{C_{dc}} & 0 & 0 & 0 \\ 0 & \frac{1}{C_f} & -\frac{1}{C_f} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L_1} \\ i_{L_2} \\ i_{L_f} \\ V_{C_{dc}} \\ V_{C_f} \end{bmatrix} + \begin{bmatrix} 1 - u(t) \\ L_1 \\ u(t) \\ 0 \\ 0 \end{bmatrix} V_i + \begin{bmatrix} 0 \\ 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} \frac{1}{L_f} V_{CA}$$

el cual será nombrado ecuación (2.14)

Para lograr el comportamiento deseado en el inversor se utiliza el control por medio de modos deslizantes, ya que como se mencionó en el Capítulo 1 el control por modos deslizantes se caracteriza por ser robusto o invariante ante cierto tipo de perturbaciones externas y variaciones en los parámetros del sistema [9-13].

2.3 Control de la topología por modos deslizantes.

Un sistema retroalimentado con un control basado en modos deslizantes es un sistema que presenta ciertas características como robustez, estabilidad ante variaciones de la carga o de la fuente. Consiste en plasmar el objetivo de control como una función de los estados y mediante conmutaciones a muy alta frecuencia, se fuerza a las trayectorias del sistema a evolucionar sobre una trayectoria o superficie definida llevándolo a un punto de operación deseado [9-13].

Para poder realizar este control debemos proponer una superficie deslizante y se comprueba la existencia del modo deslizante y la convergencia a ésta.

2.3.1 Propuesta de la superficie deslizable

Debido a que nuestro circuito es una topología de inversor, proponemos una ecuación que contiene la corriente deseada como trayectoria de deslizamiento, proponemos:

$$\sigma = S_1 e x_2 = 0 \quad (2.15)$$

en donde:

$ex_2 = i_{L_2} - i_{L_{2r}}$ es el error

i_{L_2} es la corriente obtenida anteriormente en el modelado

$i_{L_{2r}} = ksen(\omega t)$ es la corriente de referencia. (2.16)

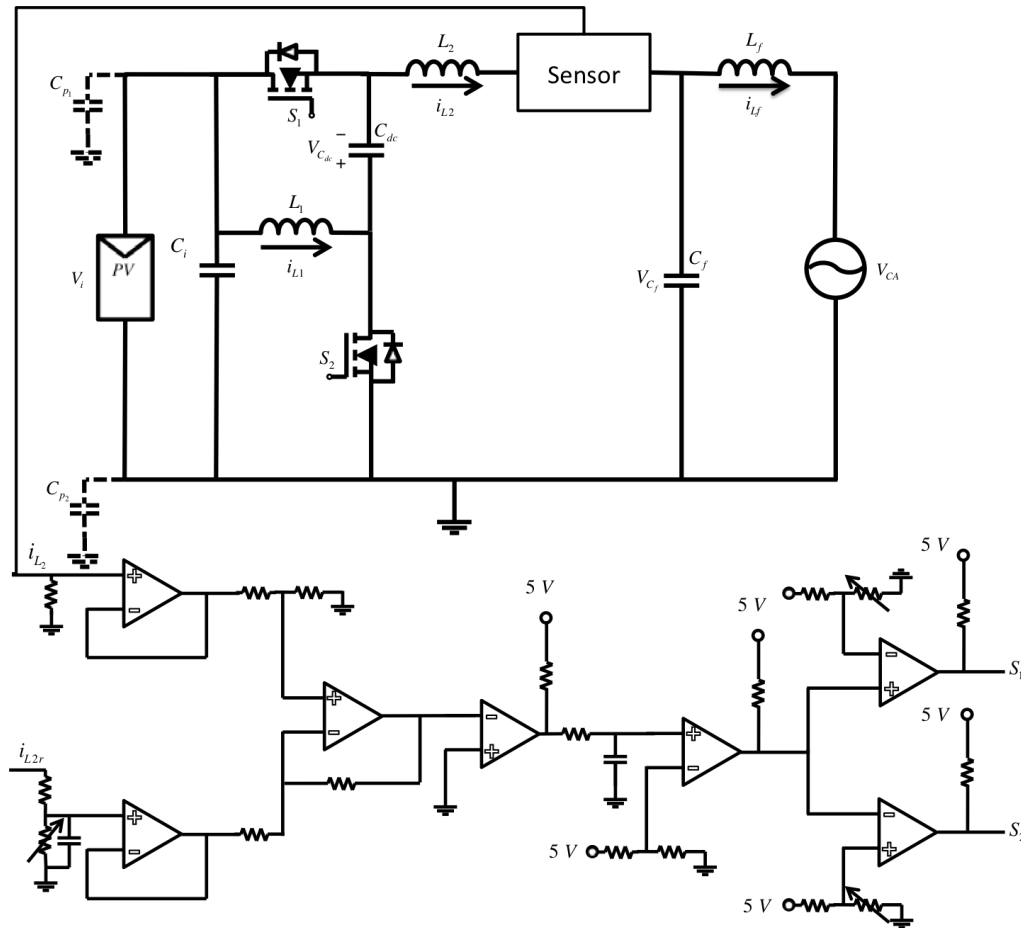


Fig. 2.8 Diagrama de control e inductor.

Para que existan los modos deslizantes usamos la ecuación (2.15) y su vector tangente, de tal manera que se cumpla [9-10]:

$$\sigma \cdot \dot{\sigma} < 0 \quad (2.17)$$

Usando (2.14) y (2.16) se obtiene:

$$\dot{\sigma} = S_1 \left[-\frac{(R_{L_1} + R_{C_{dc}} u(t)) i_{L_2}}{L_2} + \frac{(-1 + u(t)) V_{C_{dc}}}{L_2} - \frac{V_{C_f}}{L_2} + \frac{u(t) V_i}{L_2} - \omega k \cos(\omega t) \right] \quad (2.18)$$

Como se mencionó en el Capítulo 1, cuando la trayectoria del sistema esté por encima de la superficie deslizante ($\sigma > 0$) necesitamos que su vector tangente sea negativo con el fin de converger a la superficie deseada. En el caso en el que la trayectoria del sistema esté por debajo ($\sigma < 0$) necesitamos que el vector tangente sea positivo para que pueda converger adecuadamente a la superficie deseada. De esta manera se asegura que será convergente a la superficie deslizante y con esto se comprueba la existencia del modo deslizante.

Partiendo de nuestro modelo conmutado (2.14) y dando valores a la ley de control u de la siguiente forma:

$$u = \frac{1 - \text{sgn}(\sigma)}{2} \quad (2.19)$$

Esto quiere decir que el valor de la ley de control, dependiendo del signo de la trayectoria del sistema será:

$$u = \begin{cases} 1, & \sigma < 0 \\ 0, & \sigma > 0 \end{cases} \quad (2.20)$$

Considerando la primer opción en que $\sigma > 0$, entonces el vector tangente debe ser $\dot{\sigma} < 0$, para asegurar la existencia.

Evaluando con (2.17), (2.18) y (2.20) se obtiene que

$$\dot{\sigma} = S_1 \left[-\frac{R_{L_2} i_{L_2}}{L_2} - \frac{V_{C_{dc}}}{L_2} - \frac{V_{C_f}}{L_2} - \omega k \cos(\omega t) \right] < 0 \quad (2.21)$$

De donde se obtienen dos condiciones para la constante k :

$$k > \frac{-V_{C_{dc}} - V_{C_f} - R_{L_2} i_{L_2}}{L_2 \omega} \quad (2.22)$$

$$k > \frac{V_{C_{dc}} + V_{C_f} + R_{L_2} i_{L_2}}{L_2 \omega} \quad (2.23)$$

En el caso en que $\sigma < 0$, el vector tangente en este caso debería ser $\dot{\sigma} > 0$. Evaluando, se obtiene:

$$\dot{\sigma} = S_1 \left[-\frac{(R_{L_2} + R_{C_{dc}})i_{L_2}}{L_2} - \frac{V_{C_f}}{L_2} + \frac{V_i}{L_2} - \omega k \cos(\omega t) \right] > 0 \quad (2.24)$$

Obteniendo igualmente dos desigualdades para la constante k :

$$k < \frac{V_i - V_{C_f} - (R_{L_2} + R_{C_{dc}})i_{L_2}}{L_2\omega} \quad (2.25)$$

$$k < \frac{-V_i + V_{C_f} + (R_{L_2} + R_{C_{dc}})i_{L_2}}{L_2\omega} \quad (2.26)$$

Teniendo en cuenta las cuatro desigualdades representadas por las ecuaciones (2.22), (2.23), (2.25) y (2.26) obtenidas sobre la constante k , la desigualdad más restrictiva sobre la amplitud de la corriente deseada para que existan modos deslizantes es:

$$k < \frac{V_i - |V_{C_f}| - (R_{L_2} + R_{C_{dc}})i_{L_2}}{L_2\omega} \quad (2.27)$$

Lo anterior implica que la constante k en la ecuación de la corriente de referencia (2.16) estará limitada por el valor dado por la ecuación (2.27), en la práctica indica que no se podrá tener una corriente de salida i_{L_f} con una onda senoidal de amplitud superior a la constante k .

Hasta este punto se concluye que el sistema es capaz de operar sobre la superficie deslizante propuesta en la ecuación (2.15) o en una región cercana a esta considerando el efecto de castaño detallado en el Capítulo 1. En términos prácticos la corriente de salida del inversor es capaz de seguir a una corriente dada por la corriente de referencia, siempre y cuando se satisfaga la ecuación (2.27).

2.3.3 Limitador de frecuencia [20-22].

El problema de castañeo que presenta el control por modos deslizantes como se mencionó en el Capítulo 1, ocasiona que el comportamiento del sistema esté oscilando alrededor de la superficie de deslizamiento deseada a una frecuencia de conmutación infinita [9-10]. Esto genera un inconveniente para fines prácticos debido a las frecuencias de operación que pueden soportar los interruptores, motivo por el cual, se usan limitadores de frecuencia mencionados en el mismo Capítulo 1, para que los interruptores puedan funcionar de una forma adecuada.

En nuestro caso se utilizó un limitador de frecuencia por medio de retardos, ya que, uno de los objetivos de esta tesis es implementar el prototipo, entonces, un limitador por medio de retardos mediante un circuito RC es de fácil implementación dentro del circuito de control. Con esto se consiguió una frecuencia de conmutación de 40 kHz, tomando en cuenta que una frecuencia de conmutación menor podría ocasionar ruidos audibles. Una vez teniendo la frecuencia de conmutación podemos realizar los cálculos para los inductores y capacitores del circuito propuesto.

2.4 Cálculo de valores de los elementos del inversor.

En primer lugar determinaremos el valor del inductor L_f y capacitor C_f del filtro de salida, el cual necesitamos diseñarlo una década antes de la frecuencia de conmutación de los interruptores, con el fin de eliminar los armónicos más notorios ocasionados por esta frecuencia.

En la Fig. 2.9 se puede observar la topología de inversor, en donde, el filtro de salida es resaltado con un tono más oscuro.

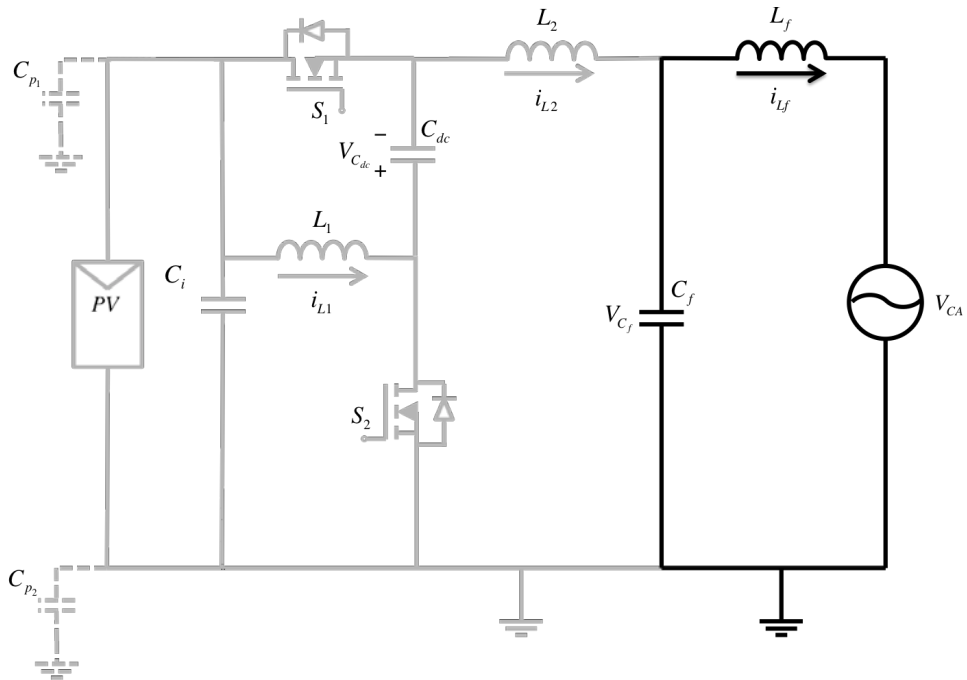


Fig. 2.9 Filtro de salida.

Debido a que la frecuencia de conmutación es de 40 kHz, la frecuencia de corte del filtro se debe diseñar para 4 kHz, una década antes. Diseñando el filtro con esta frecuencia de corte la señal de la corriente de salida debería estar atenuada -40 dB , por ser un filtro de segundo orden.

Para encontrar la función de transferencia en el circuito que representa las corrientes de entrada al filtro i_{L_2} y la corriente de salida i_{L_f} (Fig. 2. 10).

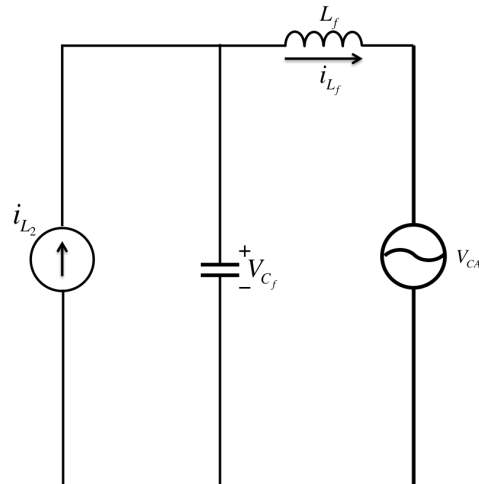


Fig. 2.10 Corriente de entrada y de salida del filtro.

Para realizar el análisis del circuito anterior (Fig. 2.10), debido a que tenemos dos fuentes una de voltaje y una de corriente hacemos uso del teorema de superposición como se muestra en la Fig. 2.11.

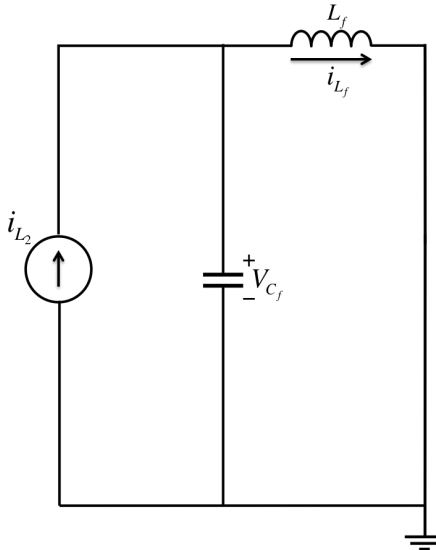


Fig. 2.11 Circuito aplicando teorema de Superposición.

La función de transferencia del filtro es:

$$\frac{i_{L_f}}{i_{L_2}} = \frac{1/sC_f}{L_f s + 1/sC_f} = \frac{1}{(sL_f)(sC_f) + 1} = \frac{1}{(j\omega L_f)(j\omega C_f) + 1}$$

$$\frac{i_{L_f}}{i_{L_2}} = \frac{1}{-\omega^2 L_f C_f + 1} \quad (2.28)$$

en donde

$$\omega = 2\pi f \quad (2.29)$$

y f es la frecuencia de corte del filtro.

Teniendo la función de transferencia del filtro propuesto se buscan valores en los cuales se indetermine, es decir en los cuales el denominador sea cero.

Despejando ω de la función de transferencia y usando (2.29), tenemos:

$$\omega = 2\pi f = \frac{1}{\sqrt{L_f C_f}} \quad (2.30)$$

Proponemos el valor del inductor L_f o del capacitor C_f , conociendo la frecuencia de corte de 4kHz, despejamos de la ecuación (2.30) y calculamos el valor del elemento pasivo que no se propuso.

Ya que proponemos el valor de uno de los elementos del filtro y el otro se obtiene mediante la ecuación (2.30) solo tenemos un grado de libertad y debido a que uno de los objetivos es llevar a la práctica este inversor, dependemos de los valores comerciales para aplicaciones de energía alterna y que además tengan una baja resistencia en serie. Proponemos un valor de $C_f = 2.2 \mu F$ ya que no hay valores comerciales mucho más grandes con estas características para que podamos reducir más el valor del inductor y hacer el inversor experimental de menor volumen, con este valor en el capacitor se obtiene el valor en el inductor de $L_f = 720 \mu H$.

Con estos valores en los elementos del filtro, aseguramos una frecuencia de corte en 4 kHz y eliminamos las posibilidades de que aparezcan armónicos ocasionados por la frecuencia de conmutación de los interruptores.

Una vez teniendo los valores del filtro pasamos a encontrar los valores de los otros elementos pasivos del sistema. Uno de los elementos más importantes del inversor es el capacitor C_{dc} , el cual como se describió anteriormente en el apartado de carga y descarga de capacitores e inductores es el encargado de proporcionar el voltaje negativo en la salida del inversor. Por esta razón se propone que su valor sea lo suficientemente grande de tal manera que se comporte como una fuente de voltaje. Debido a la potencia con la que se implementará el prototipo experimental se propuso que el capacitor debe tener la capacidad de entregar la potencia de 200 W durante cuatro ciclos de línea de la red eléctrica.

La energía total se puede obtener con la ecuación de potencia por definición:

$$\xi_o = \Delta t P_o \quad (2.31)$$

en donde Δt es el tiempo de cuatro ciclos de línea y P es la potencia que debe ser capaz de entregar el capacitor durante esos cuatro ciclos.

$$\xi_o = (66.6 \text{ ms})(200 \text{ W}) = 13.33 \text{ J}$$

Sabemos que la energía que entrega un capacitor es:

$$\xi_C = \frac{1}{2} CV_{C_{dc}}^2 \quad (2.32)$$

igualando y despejando el valor del capacitor en (2.32) y considerando un $V_o = 500 \text{ V}$.

$$C_{dc} = \frac{2\xi_C}{V_{C_{dc}}^2} = 106 \mu\text{F} \quad (2.33)$$

El diseño de los inductores L_1 y L_2 se hará por medio del rizo de corriente que tendrá cada uno y con un ciclo de trabajo promedio de 0.5.

$$L = \frac{V_L(1-d)}{\Delta i_L f_s} \quad (2.34)$$

en donde

V_L es el voltaje del inductor

d es el ciclo de trabajo

i_L es el rizo de corriente permitido en estado estacionario

f_s es la frecuencia de conmutación.

En el caso del inductor L_1 , usando (2.34):

$$L_1 = \frac{V_{L_1}(1-d)}{\Delta i_{L_1} f_s}$$

En donde el voltaje del inductor es $V_i = 350 \text{ V}$ y el rizo de corriente Δi_{L_1} es escogido entre un 10% a un 25% de la máxima amplitud de corriente esperada en el inductor [23-24], ya que en el inductor L_1 se espera un máximo de 10 A el rizo de corriente permitido en estado estacionario será de 2 A:

$$L_1 = \frac{V_{L_1}(1-d)}{\Delta i_{L_1} f_s} = \frac{(350)(0.5)}{2(40000)} = 2.18 \text{ mH}$$

En el caso de L_2 usando también (2.34). El voltaje del inductor es $V_i - V_{c_f}$ y V_{c_f} es el voltaje de línea igual a $127 V$ y se permitirá un rizo de corriente de $2 A$, ya que con este valor de rizado en el inductor L_2 y la atenuación de $-40 dB$ (correspondiente a un 0.01 de la señal), ocasionada por el filtro de salida seleccionado anteriormente, se espera un rizo de corriente en la salida muy pequeño, tan solo de $0.02 A$.

$$L_2 = \frac{V_{L_2}(1-d)}{\Delta i_{L_2} f_s} = \frac{(350-127)(0.5)}{2(40000)} = 1.3 \text{ mH}$$

Ahora tenemos el valor de todos los elementos del circuito.

Observación 1: Si se llegase a operar bajo potencias mayores a las utilizadas en el análisis anterior, la frecuencia de operación puede cambiar y como se vio al inicio de este apartado también lo harán los valores de los elementos pasivos; si esto ocurre, lo más importante es utilizar los dispositivos adecuados que sean capaces de soportar las potencias deseadas.

Observación 2: El anterior análisis permite calcular los elementos pasivos del inversor propuesto, de forma tal, que si se desea diseñar un nuevo inversor se pueden utilizar las ecuaciones obtenidas en esta sección.

Capítulo 3

Simulación y comparación con otros esquemas.

Este capítulo tiene la finalidad de ejemplificar la topología del inversor propuesto utilizando el software de PSIM, realizando las simulaciones correspondientes se presenta una comparativa de la topología propuesta en el Capítulo 2 y las topologías descritas en el Capítulo 1.

3.1 Características de las simulaciones

Como se apreció en la Fig. 2.1 del Capítulo 2 la topología del inversor propuesto tiene como principal característica el uso de una sola tierra común entre la fuente de alimentación del inversor, el panel fotovoltaico, y la energía proporcionada por la red eléctrica. Además del uso de solamente dos interruptores.

En esta tesis se planteó una comparación usando el software de PSIM entre algunas de las topologías existentes más comunes y la topología que se propone en la misma, en las que las características usadas para todas las simulaciones son las siguientes:

- $V_i = 350 \text{ V}$
- $C_i = 250 \mu\text{F}$
- $f_s = 40 \text{ kHz}$
- $V_{AC} = 127 \text{ V}$
- $f_{AC} = 60 \text{ Hz}$

En cuanto al filtro usado en la salida del inversor se uso un LCL con los siguientes valores:

- $L_2 = 1 \text{ mH}$
- $L_f = 1 \text{ mH}$
- $C_f = 2.2 \mu\text{F}$

3.2 Simulación del inversor propuesto

Con el propósito de comprobar el correcto funcionamiento del inversor controlado mediante modos deslizantes de manera teórica, se desarrolló la topología propuesta en el software de PSIM, el siguiente diagrama muestra el circuito del inversor (Fig. 3.1).

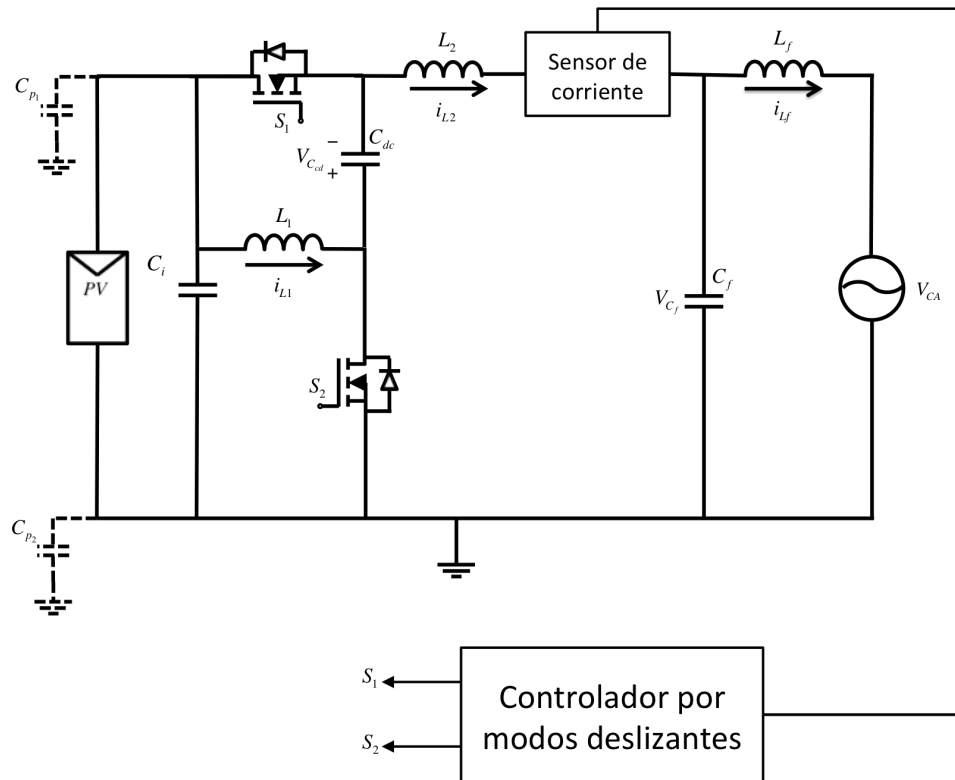


Fig. 3.1 Diagrama del inversor

La simulación fue realizada con 1 kW de potencia en la entrada del inversor y en el que la carga se simuló como una resistencia de $7\ \Omega$, mientras que los valores de los inductores y capacitores usados en el diagrama, por fines prácticos no son los obtenidos en el Capítulo 2, sin embargo son valores muy cercanos:

- $C_i = 250\ \mu F$
- $C_{dc} = 110\ \mu F$
- $C_f = 2.2\ \mu F$
- $L_1 = 2\text{ mH}$
- $L_2 = 1\text{ mH}$
- $L_f = 1\text{ mH}$

Las capacitancias parásitas generadas en las terminales del panel solar fotovoltaico, fueron simuladas con capacitancias conectadas al panel solar en el diagrama, con un valor aproximado de lo que equivaldrían en la práctica [25-26], dichas capacitancias fueron simuladas con el valor de:

- $C_{p_{1,2}} = 100\text{ nF}$

La siguiente imagen muestra la corriente y el voltaje en la carga resistiva obtenidos en la simulación del diagrama de la Fig. 3.1, en donde la corriente de referencia tenía una amplitud de 5 A. (Fig. 3.2).

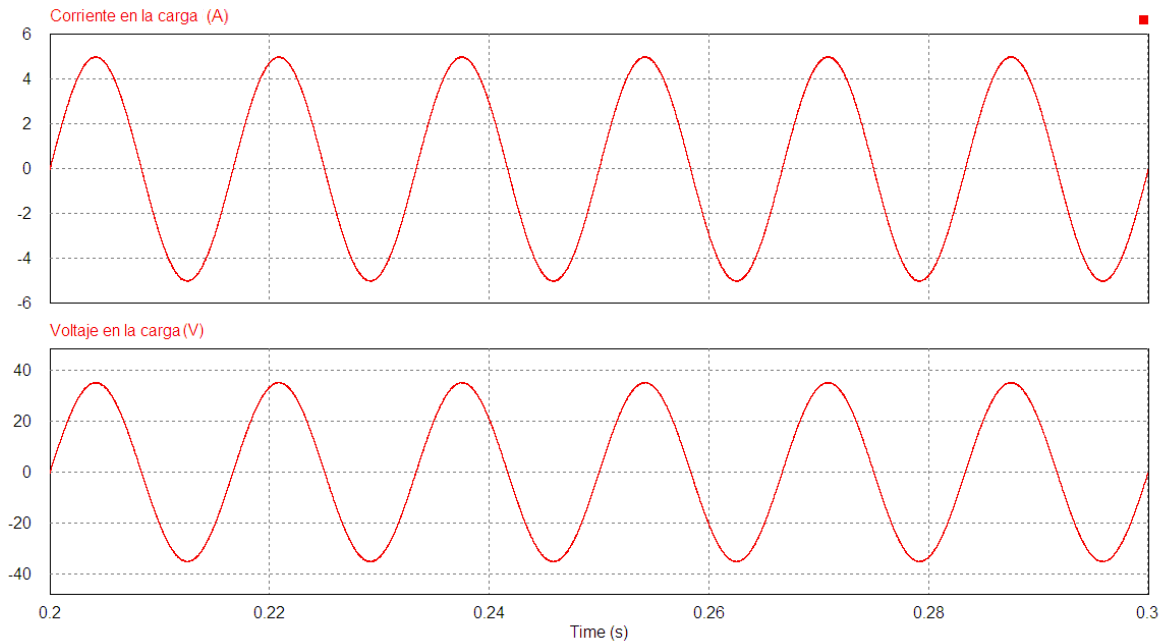


Fig. 3.2 Corriente y voltaje en la carga resistiva.

El propósito de esta tesis es el diseño de un inversor con conexión directa a la red eléctrica, por este motivo se realizó también la simulación cambiando la carga resistiva y conectando la salida del inversor a una fuente voltaje de corriente alterna, de esta manera fue simulada la conexión entre la salida del inversor y la red eléctrica (Fig. 3.3).

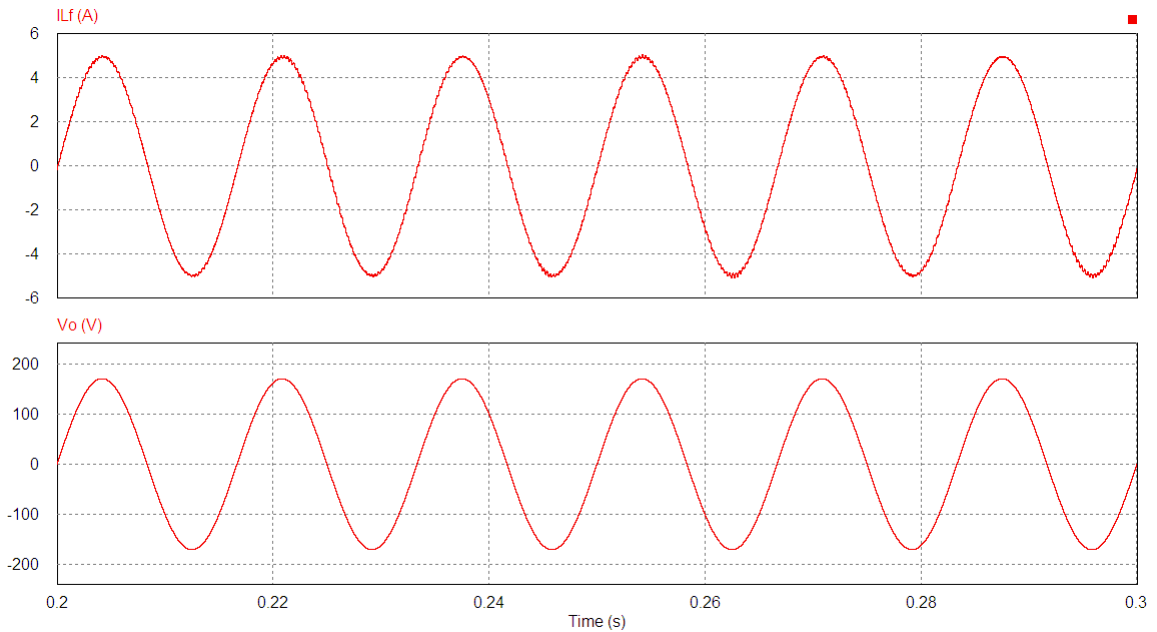
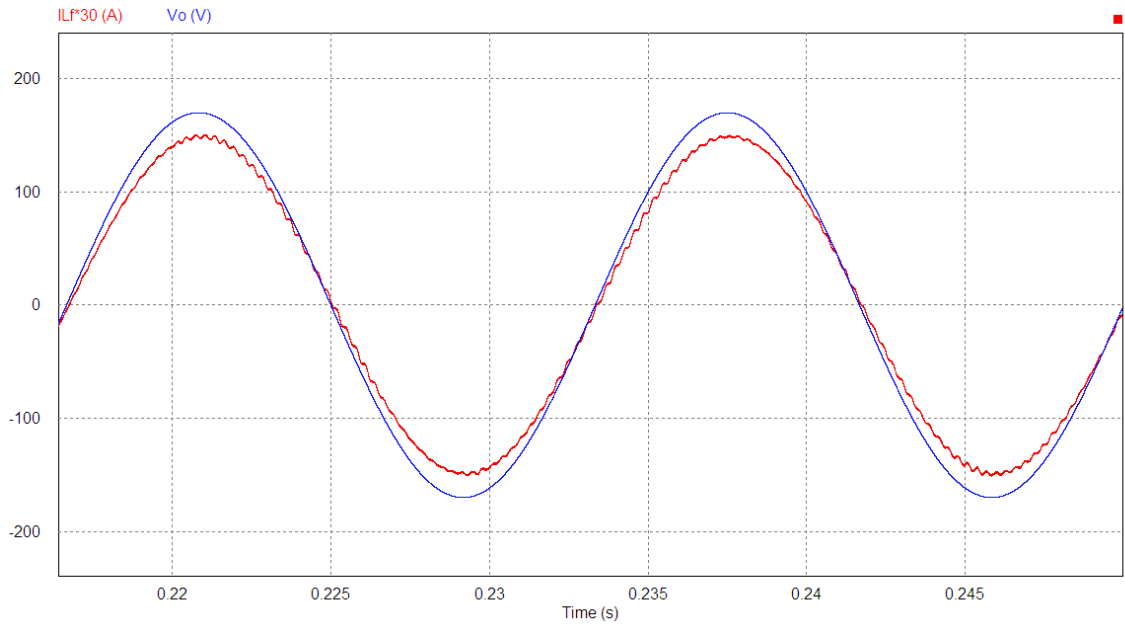


Fig. 3.3 Corriente de salida i_{L_f} y voltaje de salida V_o .

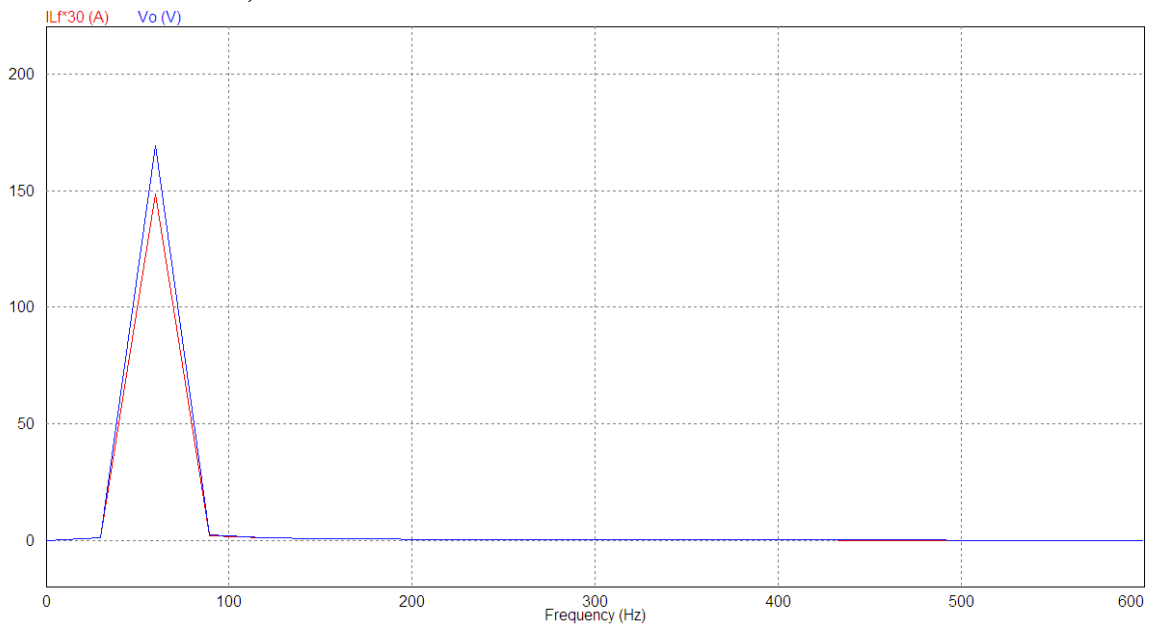
Como se puede observar en la imagen anterior la corriente inyectada por el inversor a la red eléctrica tiene un valor pico de 5 A, dicha amplitud como se mencionó en el Capítulo 2 es la limitante para la existencia de modos deslizantes y del control del mismo.

3.2.1 Calidad del inversor propuesto

Como se mencionó en el Capítulo 1 la calidad o el rendimiento de un inversor, se mide en términos de la cantidad de armónicos presentes en su salida. Con el fin de tener un valor aproximado de la calidad del inversor propuesto se realizaron las simulaciones correspondientes para obtener el total de los armónicos y su factor de potencia en la salida (Fig. 3.4).



a) i_{L_f} multiplicado por la constante 30 para fines ilustrativos y V_o



b) Total de armónicos en la salida del inversor

THD	
Fundamental Frequency	6.0000000e+001 HZ
ILF*50	2.3902125e-002
Vo	1.5051999e-005

c) Contenido armónico total THD

Power Factor	
Time From	2.0000010e-001
Time To	3.0000000e-001
ILF*50 vs. Vo	9.9688915e-001

d) Factor de Potencia

Fig. 3.4 Salida de la topología propuesta

En las imágenes de la Fig. 3.4 la topología presenta características que indican una muy buena calidad en el inversor, ya que se cuenta con una distorsión armónica total en la corriente inyectada a la red eléctrica de 2.3% y se tiene un factor de potencia de 99%. Estas buenas características presentadas en el inversor se traducen a menores costos de instalación, menores pérdidas y un menor riesgo de que se inyecte algún tipo de ruido ocasionado por armónicos a las instalaciones de la red eléctrica.

3.2.2 Corriente de fuga en el inversor propuesto

Como se menciona en el Capítulo 2 la principal ventaja de la topología propuesta es la conexión entre el neutro de la red eléctrica y la terminal negativa del panel solar, dicha conexión es la principal responsable de la reducción de la corriente de fuga hacia tierra. De manera simulada se obtuvieron las corrientes a través de las capacitancias parásitas del PV, en donde, tal como se esperaba en la capacitancia inferior generada en la terminal negativa del PV no se presentó ningún flujo corriente y en la capacitancia generada en la terminal positiva se redujo notablemente la corriente, obteniendo un flujo de corriente hasta 1700 veces más pequeño que en la topología puente H (Fig. 3.4).

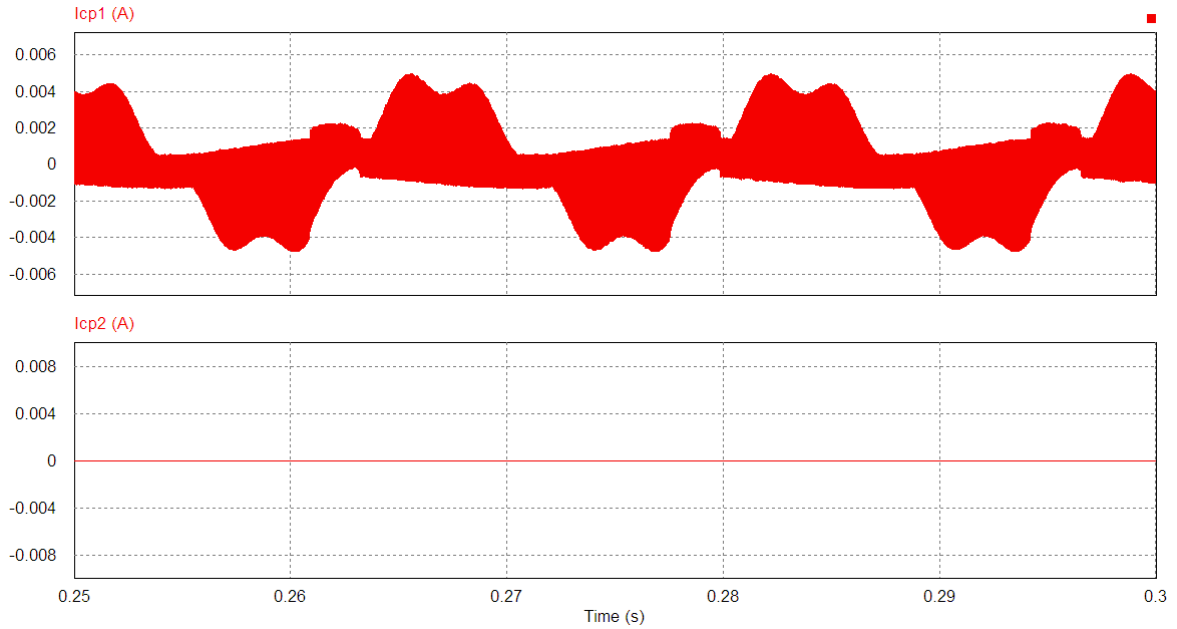
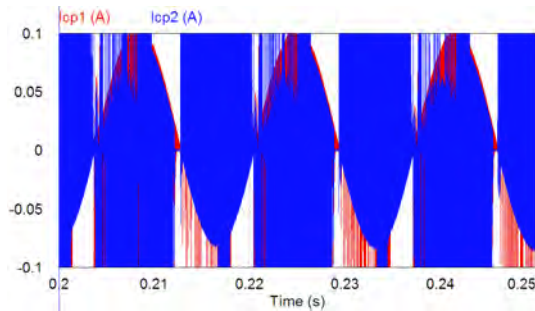


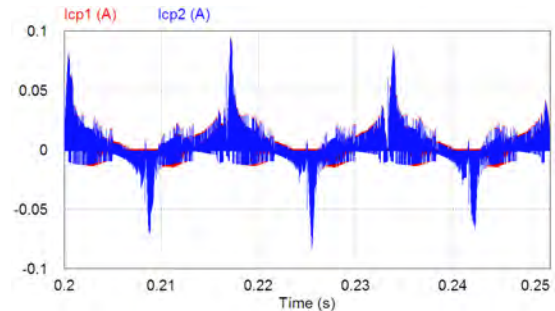
Fig. 3.5 Corrientes a través de las capacitancias parásitas.

3.3 Comparación de la topología propuesto con otras topologías

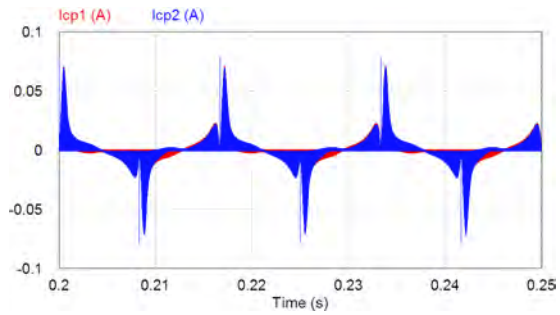
Se realizó la comparación de manera simulada con las topologías existentes explicadas en el Capítulo 1 (Fig. 3.5), las simulaciones se realizaron con las mismas características tanto en la energía proporcionada por el panel solar fotovoltaico, el valor de las capacitancias parásitas y los elementos del filtro en la salidas de los inversores como en la frecuencia de conmutación de los interruptores.



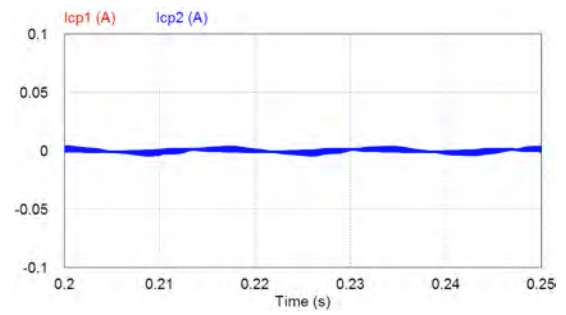
a) HB unipolar



b) Topología H5



c) Topología H6



d) Topología propuesta

Fig. 3.6 Comparación de las corrientes de fuga de las topologías existentes

Las simulaciones anteriores se realizaron en la misma escala con el objetivo de notar más fácilmente la diferencia entre las corrientes de fuga de las topologías existentes. En los casos de las topologías HB y HB híbrida unipolares las corrientes que presentan son demasiado grandes para la escala en la que se realizó las simulaciones, siendo mayor en la HB unipolar.

Se puede observar una notable reducción de la corriente de fugan que presenta nuestro inversor en comparación con mejor de los casos de las otras topologías existentes.

Capítulo 4

Resultados experimentales

En este capítulo se presentan los resultados experimentales obtenidos durante el desarrollo de la tesis realizados a un prototipo. El prototipo de potencia y control fueron diseñados en el software de altium designer, impreso, armado y probado en el laboratorio de Sistemas Híbridos del IPICYT y el Laboratorio de Calidad de la Energía del Instituto Tecnológico de Celaya.

4.1 Prototipo desarrollado

Con el propósito de comprobar la funcionalidad del inversor propuesto se construyó un prototipo experimental, bajo las siguientes especificaciones de entrada y salida:

- Tensión en circuito abierto del panel solar. $350 V_{DC}$.
- Corriente en corto circuito del panel solar. $3.5 A$.
- Tensión de salida. $120 V_{AC}$.
- Frecuencia de tensión de salida. $60 Hz$.
- Frecuencia de conmutación. $40 kHz$.

El diagrama del circuito de potencia que se construyó es el que se muestra en la Fig. 4.1, en la Tabla 4.1 se enlista el material utilizado.

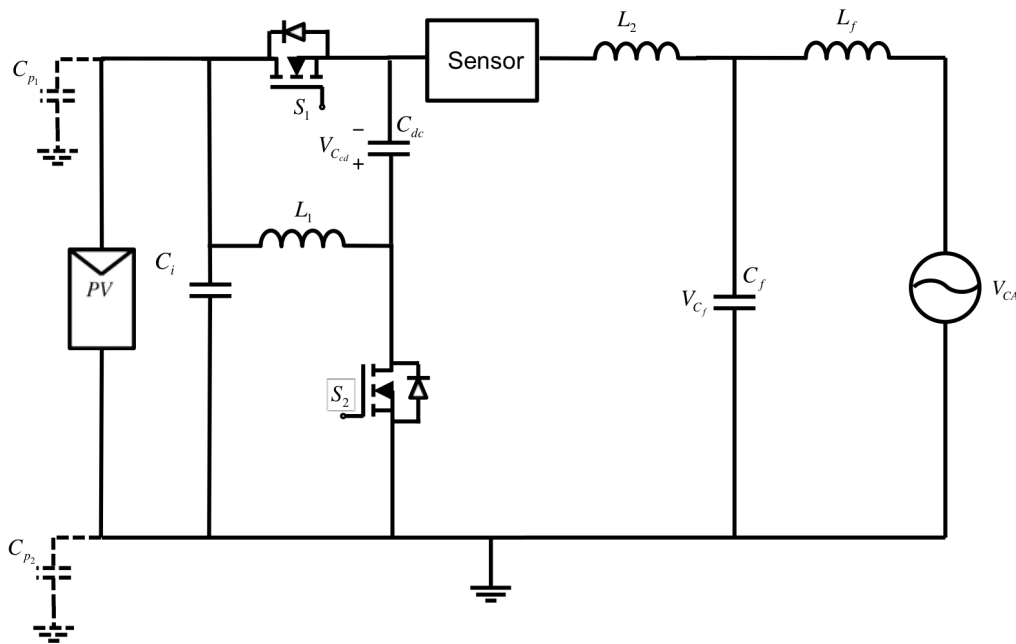


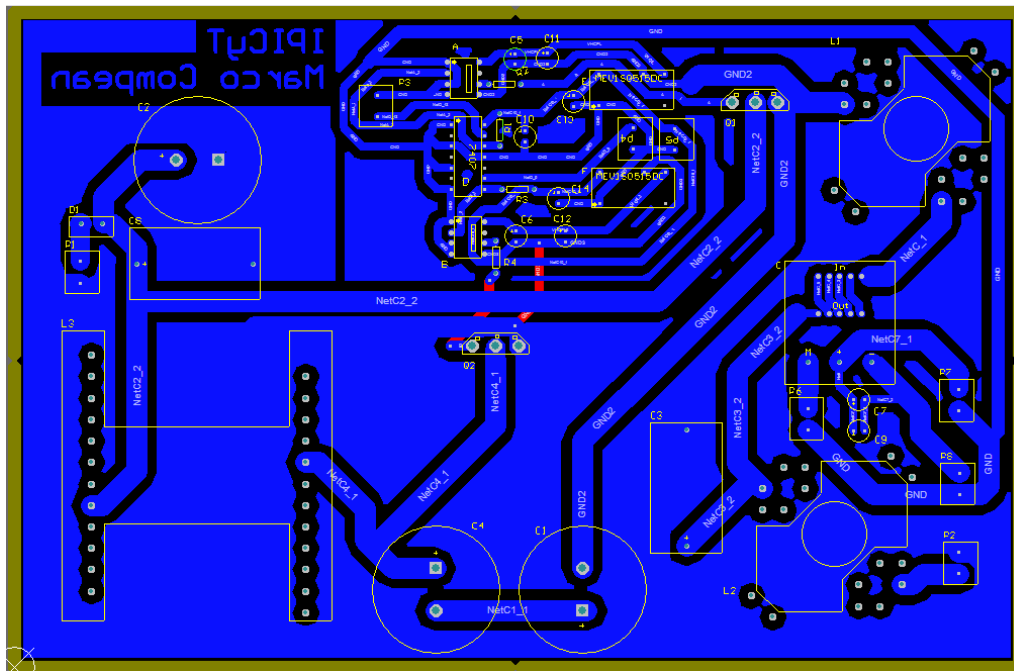
Fig. 4.1 Circuito del prototipo implementado.

Componentes:	Valor o dispositivo.
Capacitor C_{dc}	$250 \mu F$
Capacitor C_i	$110 \mu F$
Capacitor C_f	$2.2 \mu F$
Inductor L_1	$2 mH$

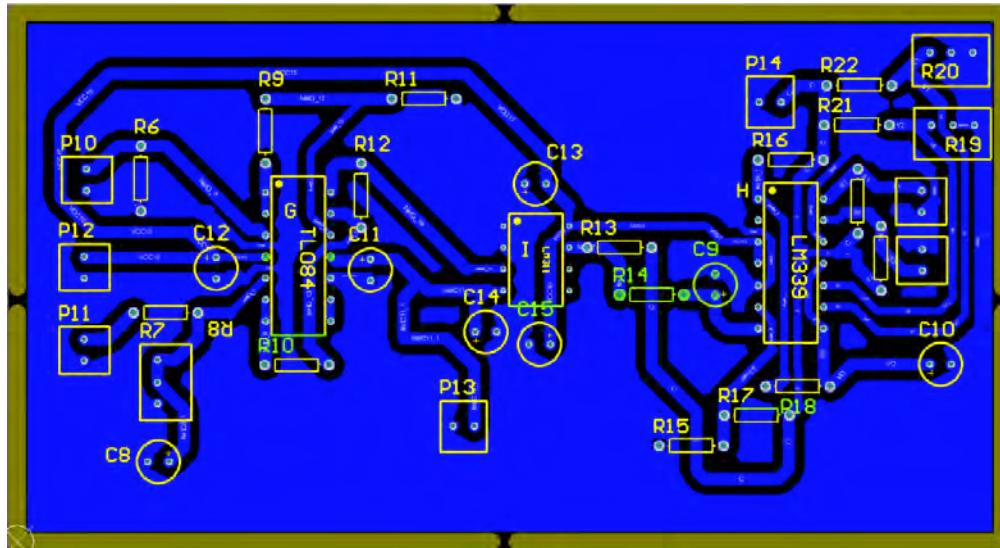
Inductor L_2	1 mH
Inductor L_f	1 mH
Interruptor S_1 y S_2	MOSFET C2M0080120D
Sensor de corriente	LA 25-NP

Tabla 4.1 Valores y elementos del prototipo

El diseño para el circuito impreso se realizó en el software de Altium designer, la Fig. 4.2 se muestra el diseño de PCB utilizado para las pruebas del prototipo de nuestro inversor.



a) PCB etapa de potencia



b) PCB etapa de control

Fig. 4.2 Diseño de PCB del inversor propuesto

Cabe mencionar que en la etapa de control es donde se lleva a cabo el control mediante modos deslizantes el cual manda los pulsos para los interruptores que se encuentran en la etapa de potencia.

4.2 Resultados

Por cuestiones de equipo no fue posible comprobar los resultados teóricos de manera experimental con las potencias a las que fue diseñado el prototipo, sin embargo, se probó con valores cercanos al diseño. En la Fig. 4.3 se muestra el tiempo muerto aproximado a los 300 ns usado para evitar corto circuito entre los interruptores. Mientras que en la Fig. 4.4 se muestra en color rosa el voltaje usado como voltaje de la red eléctrica el cual fue empleado con un valor de 220 V pico-pico proporcionados por una fuente de corriente alterna y en color verde con un valor superior a 1 A pico-pico se puede observar la corriente de salida del inversor i_{L_f} la cual estaba inyectándose a la red eléctrica.

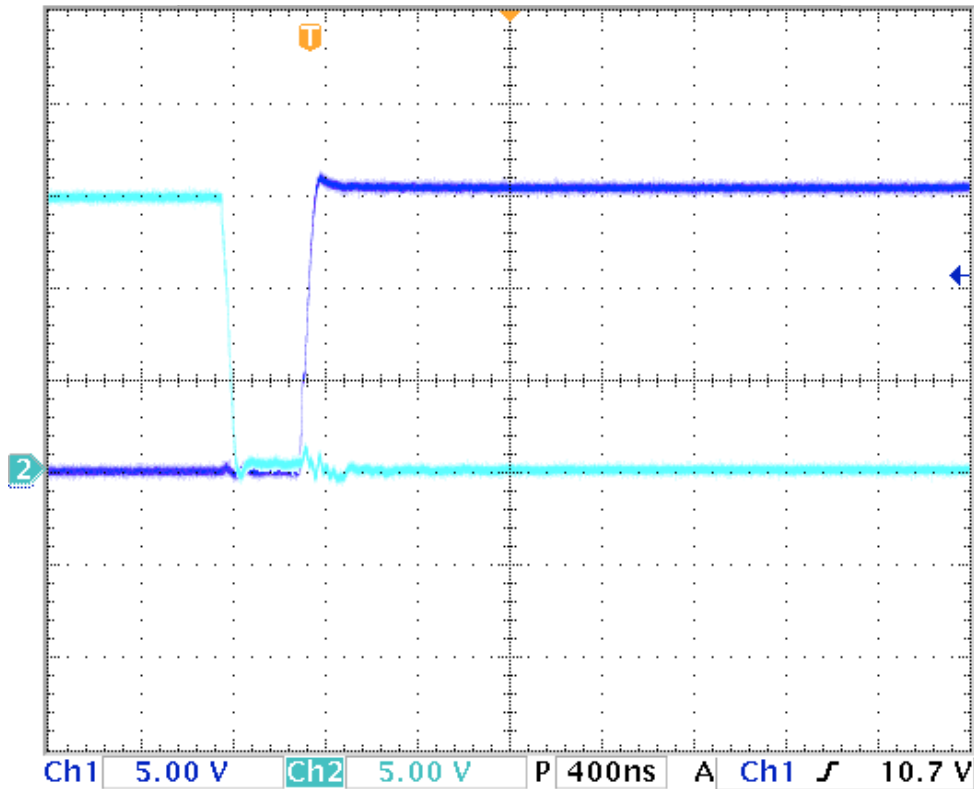


Fig. 4.3 Tiempo muerto entre los interruptores

Debido a que no se contaba con los PV para realizar las pruebas necesarias, se simuló este con una fuente de voltaje y las capacitancias parásitas se incluyeron de manera física, los valores usados para las capacitancias fueron los establecidos en diferentes artículos para la potencia usada. En nuestro caso se usaron capacitancias de 100 nF y la corriente que circuló a través de estas fue la vista en el canal 1, representada en color azul en la parte inferior de la Fig. 4.5.

En el canal 1 de la Fig. 4.5 se puede observar la corriente parásita de fuga medida en una escala de 5 mA por división, comparándola con la corriente obtenida de manera simulada en la Fig. 3.6 podemos concluir que los dos valores obtenidos, simulada y experimentalmente son muy similares.

También podemos concluir que la corriente parásita de fuga obtenida de manera experimental es realmente pequeña comparándola con las corrientes parásitas de otras topologías representadas en la Fig. 3.6, esto debido principalmente a que se utilizó una conexión en modo común en la salida del inversor, evitando la salida en modo diferencial presentada por otras topologías.

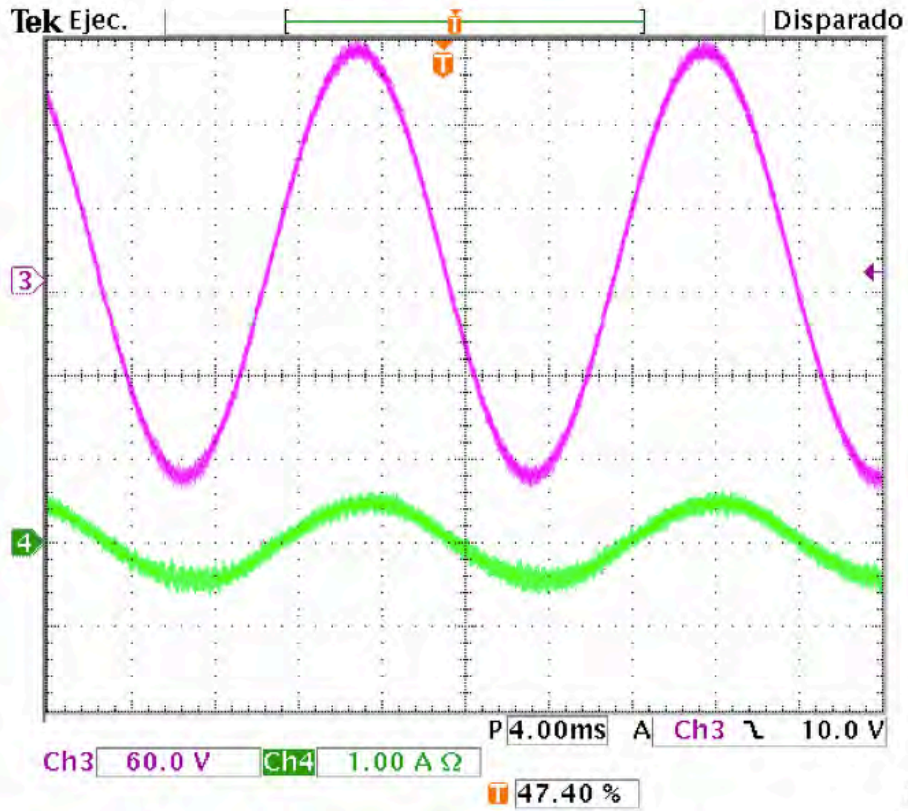


Fig. 4.4 Corriente de salida canal 4 y voltaje de línea canal 3.

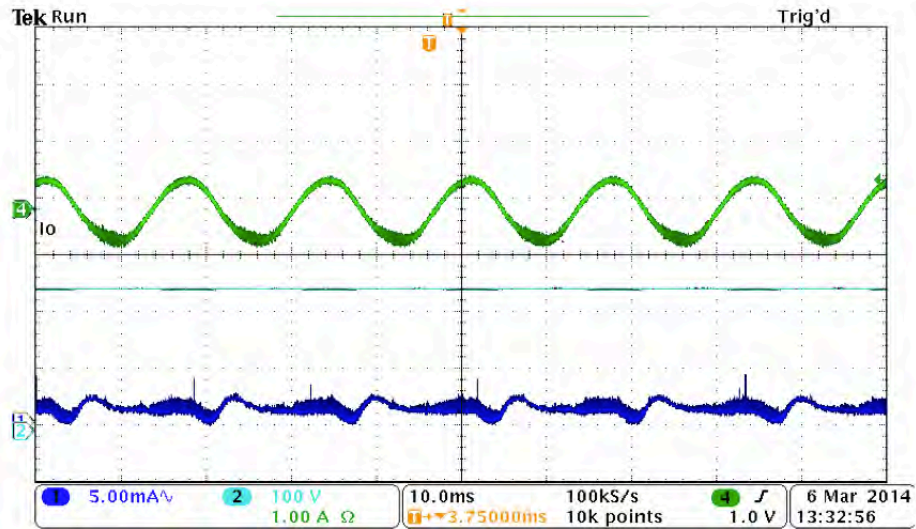


Fig. 4.5 Corriente de salida canal 4 y corriente de fuga canal 1.

Capítulo 5

Conclusiones

Los sistemas procesadores de energía a través de PV conectados a la red eléctrica con aislamiento galvánico cuentan con ciertas ventajas en cuestiones de seguridad sobre los que no tienen el aislamiento galvánico. Sin embargo, al agregar el aislamiento galvánico aumenta su complejidad en cuanto al diseño y al control de la topología, además tienen la desventaja de ser de un mayor tamaño y volumen debido a la adición de componentes razón por la cual son más costosos y su eficiencia se ve reducida mínimo en un 2%. Estas son algunas de las razones por las cuales se ha optado por el uso de sistemas procesadores de energía sin aislamiento galvánico.

En esta tesis se presentó una nueva topología de inversor fotovoltaico sin aislamiento galvánico para sistemas de procesamiento de energía con conexión a la red eléctrica, teniendo como principales ventajas:

- Una conexión directa, sin interruptores de por medio, entre la terminal negativa del panel solar y el neutro de la red eléctrica, reduciendo en gran medida la corriente de fuga a través de las capacitancias parásitas en las terminales del PV.
- La conversión de la corriente proporcionada por el panel solar fotovoltaico se realiza únicamente con dos MOSFETs, reduciendo costos, tamaño y la complejidad de la etapa de control.

El inversor propuesto fue simulado y comparado con otras topologías usadas frecuentemente en el procesamiento de energía, las cuales tampoco cuentan con el aislamiento galvánico. El resultando fue que nuestro inversor presenta una menor corriente parásita en comparación con estas otras.

Se construyó un prototipo experimental el cual fue operado a bajas potencias y se obtuvieron resultados experimentales muy favorables en cuanto a la corriente parásita. Sin embargo, el prototipo también presenta algunas desventajas, como son:

- Es necesario el uso de MOSFETs de más alto voltaje que en los utilizados en otras topologías.
- El capacitor C_{dc} es muy importante en conversión del voltaje y puede ser uno de los primeros elementos en dañarse.

Trabajos futuros

La topología propuesta en esta tesis dejó un camino trazado para futuros trabajos, tanto en el área de control como en el área de electrónica de potencia, algunas de estos son:

- Utilizar este tipo de conexión en la salida de los sistemas trifásicos y así tratar de reducir la corriente parásita circulante, para tener un mayor aprovechamiento de este tipo de sistemas.
- Considerar la topología para realizar conexiones multinivel en la red eléctrica y que sea capaz de usarse en procesar niveles más altos de energía sin demasiadas pérdidas.
- Proponer otras alternativas de control en el inversor propuesto y comparar con la técnica usada en esta tesis.
- Utilizar métodos de control sobre la corriente inyectada o corriente de salida para de esta manera eliminar los armónicos o ruidos provenientes de la red eléctrica y tener señales de corriente de forma de onda más sinusoidal.
- Implementar esta topología con algún método de seguimiento de punto de máxima potencia y así tener una idea más fiable de la cantidad de energía que se podría procesar si se utilizara esta topología en conexiones a la red eléctrica.
- Implementar la topología a otras potencias diferentes a la utilizada en el prototipo desarrollado en este trabajo y así tener una comparativa con diferentes topologías a diferentes potencias.
- Desarrollar otras topologías tomando en cuenta la conexión en modo común usada en la topología propuesta en este trabajo.

Referencias

- [1] T. Markvart and L. Castañer, *Practical Handbook of Photovoltaics: Fundamentals and Applications*. Amsterdam: Elsevier, 2003.
- [2] J. C. Roé, “Diseño e implementación de un inversor multinivel para sistemas fotovoltaicos conectados a la red,” Tesis de Maestría, Departamento de Ingeniería Electrónica, Universidad Politécnica de Catalunya, Barcelona, 2010.
- [3] www.energiasverdes.com, Septiembre 2013.
- [4] J. L. Sawin, “Renewables 2013 Global Status Report,” REN21, Paris, 2013.
- [5] T. Esum, P. L. Chapman, “Comparison of photovoltaic array maximum power point tracking techniques”, *IEEE Transaction on Energy Converters*, vol. 22, no. 2, pp. 439–449, Junio, 2007.
- [6] C. X. Liu and L. Q. Liu, “Research into maximum power point tracking method of photovoltaic generate system,” in Proc. 2009 Int. Workshop on Intelligent Systems and Applications, 2009.
- [7] M. H. Rashid, *Power Electronics: Circuits, Devices, and Applications*, 2^a ed. Englewood Cliffs: Pearson Prentice Hall, 1993.
- [8] L. C. García, “Optimización de un inversor multinivel alimentado en corriente”, Tesis de Maestría, Departamento de Ingeniería Electrónica, Instituto Tecnológico de Celaya, Celaya, 2012.
- [9] C. A. Evangelista, “Control de sistemas no lineales por modos deslizantes de segundo orden. Aplicación a la conversión de energía eólica,” Tesis de Doctorado, Departamento de Electrotecnia, Facultad de Ingeniería, Universidad Nacional De La Plata, Buenos Aires, 2012.
- [10] N. Vázquez, “Desarrollo de inversores con capacidad de elevación para sistemas de alimentación interrumpible y sus técnicas de control,” Tesis de Doctorado, Centro Nacional de Investigación y Desarrollo Tecnológico *CENIDET*, Cuernavaca, 2003.

- [11] S. Ryvkin, E.P. Lever, *Sliding mode control for synchronous electric drives*, Boca Raton, Florida: CRC Press, 2012.
- [12] V. I Utkin, *Sliding Modes And Their Application In Variable Structure Systems*, Moscow: MIR Publishers, 1974.
- [13] J. Y. Hung, W. Gao, J. C. Hung, "Variable Structure Control: A Survey", *IEEE Transactions on Industrial Electronics*, vol. 40, no. 1, Feb. 1993, pp. 2-18.
- [14] European Photovoltaic Industry Association EPIA, "Global Market Outlook: For Photovoltaics 2013-2017," Bruselas, Mayo 2013.
- [15] T. Kerekes, R. Todorescu, P. Rodríguez, G. Vázquez, E. Aldabas, "A new high-efficiency single-phase transformerless PV inverter topology," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 1, pp. 184-191, Enero 2011.
- [16] W. Yu, J. S. Lai, H. Qian, C. Hutchens, "High-efficiency MOSFET inverter with H6-type configuration for photovoltaic nonisolated AC-module applications," *IEEE Transactions on Power Electronics*, vol. 26, no. 4, pp. 1253-1260, Abril 2011.
- [17] B. Gu, J. Dominic, J.S. Lai, Fellow, C.L. Chen, T. LaBella and B. Chen. "High reliability and efficiency single-phase transformerless inverter for grid-connected photovoltaic systems," *IEEE Transactions on Power Electronics*, vol. 28, no. 5, pp. 2235-2245, Mayo 2013.
- [18] L. Zhang, K. Sun, Y. Xing, M. Xing, "H6 transformerless Full-Bridge PV Grid-Tied Inverters," *IEEE Transactions on Power Electronics*, vol. 29, no. 3, pp. 1229-1238, Marzo 2014.
- [19] S. Vasconcelos, P. Zacharias, R. Mallwitz, "Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 9, pp. 3118-3128, Mayo 2010.
- [20] M. A. Ortega, "Control no lineal de convertidores conmutados cc/cc: análisis de prestaciones y verificación experimental," Tesis de Doctorado, Universidad Politécnica de Cataluña, Barcelona, España: 2006.

- [21] N. Vázquez, J. Alvarez, C. Aguilar, J. Arau, "Some critical aspects in sliding mode control design for the boost inverter," *Power Electronics Congress, CIEP 98*, pp. 76-81, Octubre 1998.
- [22] B. J. Cardoso, A. F. Moreira, B. R. Menezes, P. C. Cortizo, "Analysis of switching frequency reduction methods applied to sliding mode controlled DC-DC converters," *IEEE Applied Power Electronics Conference and exposition, APEC92*, pp. 403-410, Febrero 1992.
- [23] N. Mohan, T. M. Undeland, W. P. Robbins. *Power Electronics: Converters, Applications and Design*. 3^a ed. Hoboken, NJ: John Wiley & Sons, 2003.
- [24] A. Simon, A. Oliva. *Power-switching converters*. 3^a ed. Boca Raton, Florida: CRC Press, 2011.
- [25] H. Xiao, S. Xie, Y. Chen, R. Huang, "An optimized transformerless photovoltaic grid-connected inverter," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 5, pp. 1887-1895, Mayo 2011.
- [26] J. M. Shen, H. L. Jou, J. C. Wu, "Novel transformerless grid-connected power converter with negative grounding for photovoltaic generation system," *IEEE Transactions on Power Electronics*, vol. 27, no. 4, pp. 1812-1829, Abril 2012.